

## EV Group announces new technology revolutionizing 3D Integration for advanced packaging and transistor scaling – January 31, 2024

EVG introduced NanoCleave™, a revolutionary layer release technology for silicon that enables ultra-thin layer stacking for front-end processing, including advanced logic, memory and power device formation, as well as semiconductor advanced packaging. Enabling silicon carriers with inorganic release layers avoids these temperature and glass carrier compatibility issues. In addition, the nanometer precision of IR laser-initiated cleaving opens up the possibility of processing extremely thin device wafers without changing processes of record. EVG's new NanoCleave technology utilizes an IR laser and inorganic release materials to enable laser debonding on silicon with nanometer precision.



EV Group, 첨단 패키징에서부터 트랜지스터 소형화까지 3D 집적을 혁신하는 신기술 발표

클립보드에 복사됨 2024.01.31



EV Group은 반도체 제조를 위한 혁신적인 웨이퍼 릴리스 기술인 NanoCleave™를 출시한다고 밝혔다. NanoCleave 기술은 절연층 재료, 금속 배선 및 반도체 공정용 금속 접합을 포함한 패키징에 적합한 웨이퍼를 가능하게 한다. NanoCleave는 반도체 전 공정에 순재료가 필요한 웨이퍼 릴리스 기술로서, 실리콘을 후처리하는 혁신적인 웨이퍼를 사용하는 것이 특징이다. 또한, 특수 조성된 유기 박막과 함께 사용할 경우, 나노 미터의 정밀도로 표층을 릴리스하여 웨이퍼를 실리콘 캐리어로부터 적정선 웨이퍼로 분리할 수 있게 해준다.

NanoCleave는 EMC(epoxy mold compounds)와 재구성 웨이퍼(reconstituted wafer)를 사용하는 전이층 웨이퍼 및 풀 웨이퍼(FoWLP)에서부터 3D SiCDD Stacking IC의 전 공정에 걸쳐 절연층, 금속 배선 및 반도체 공정용 금속 접합을 가능하게 한다. 또한, 기존 공정에서 사용되는 웨이퍼 100 나노미터 및 300 나노미터 두께를 가진 웨이퍼를 새로운 공정용 웨이퍼로 사용할 수 있다. 이는 절연층 웨이퍼 상의 표층을 웨이퍼로부터 웨이퍼로 더 얇은 웨이퍼로 분리할 수 있게 해준다. 3D 및 이종 집적에 혁신을 가져다주는 뿐만 아니라, 저대역폭 3D 집적과 실제에서 웨이퍼 릴리스를 가능하게 한다.

EVG는 프랑스에서 1월 31일부터 2월 1일까지 개최되는 SEMICON 코리아 2024 전시회에 참가하여 NanoCleave 신기술을 소개한다. EVG 부스(부스 번호: D882, 9화)를 방문하면 EVG 팀원들과 직접 만나서 이 혁신적인 웨이퍼 릴리스 기술에 관해서 논의할 수 있다.

3D 제조 및 후공정에서 실리콘 웨이퍼 사용의 이점

3D 집적에서는, 절연층을 놓아주는 인화제 대신 아크로솔을 보다 고성능의 시스템 구현할 수 있도록 복합 웨이퍼 공정을 위한 웨이퍼 기술이 중요하다. 이를 위해 기존의 복합 웨이퍼를 대체하여 사용할 수 있다. 이 기술은 유기 절연층을 사용하여 웨이퍼를 웨이퍼 릴리스 웨이퍼로 형성한다. 웨이퍼 릴리스 웨이퍼를 사용하여 집적도를 높여주고, 디바이스 웨이퍼에 통합된 표면은 웨이퍼의 상에 추가적으로 손상을 방지한다. 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼를 사용하여 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체할 수 있도록 할 수 있다. 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼를 사용하여 웨이퍼 릴리스 웨이퍼로 대체할 수 있도록 할 수 있다.

NanoCleave 기술은 유기 박막을 사용하는 실리콘 웨이퍼를 사용할 수 있는 이러한 온도, 환경 및 웨이퍼 릴리스 웨이퍼를 사용할 수 있다. 뿐만 아니라 웨이퍼를 사용하여 나노미터의 정밀도로 웨이퍼를 가능하게 하는 기술로, 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체할 수 있다. 이렇게 만들어진 표층 웨이퍼 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체할 수 있다. 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼를 사용하여 웨이퍼 릴리스 웨이퍼로 대체할 수 있도록 할 수 있다.

자체 트랜지스터 노드에 요구되는 새로운 웨이퍼 기술 요구사항

트랜지스터 노드 길이가 3nm 이하 노드 크기에 따라 다양한 형태를, 표면 절연층을 재료로서, 상부층 FET(CFET), 2D 절연층 절연층 재료는 웨이퍼 릴리스 웨이퍼를 가능하게 한다. 이러한 절연층 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체할 수 있다. 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼를 사용하여 웨이퍼 릴리스 웨이퍼로 대체할 수 있도록 할 수 있다. 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼를 사용하여 웨이퍼 릴리스 웨이퍼로 대체할 수 있도록 할 수 있다.

EVG의 새로운 NanoCleave 기술은 절연층 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체할 수 있다. 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼를 사용하여 웨이퍼 릴리스 웨이퍼로 대체할 수 있도록 할 수 있다. 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼를 사용하여 웨이퍼 릴리스 웨이퍼로 대체할 수 있도록 할 수 있다.

EVG의 새로운 NanoCleave 기술은 절연층 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체할 수 있다. 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼를 사용하여 웨이퍼 릴리스 웨이퍼로 대체할 수 있도록 할 수 있다. 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼를 사용하여 웨이퍼 릴리스 웨이퍼로 대체할 수 있도록 할 수 있다.

EVG의 새로운 NanoCleave 기술은 절연층 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체할 수 있다. 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼를 사용하여 웨이퍼 릴리스 웨이퍼로 대체할 수 있도록 할 수 있다. 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼를 사용하여 웨이퍼 릴리스 웨이퍼로 대체할 수 있도록 할 수 있다.

자체화된 IR 웨이퍼 기술

EVG의 NanoCleave 기술은 절연층 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체할 수 있다. 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼를 사용하여 웨이퍼 릴리스 웨이퍼로 대체할 수 있도록 할 수 있다. 웨이퍼 릴리스 웨이퍼를 웨이퍼 릴리스 웨이퍼로 대체하면, 웨이퍼를 사용하여 웨이퍼 릴리스 웨이퍼로 대체할 수 있도록 할 수 있다.

[https://www.semnet.co.kr/channel\\_micro.html?menu=content\\_sub&com\\_no=817&category=&no=11499](https://www.semnet.co.kr/channel_micro.html?menu=content_sub&com_no=817&category=&no=11499)