

**EV Group announces NanoCleave layer release new technology... Revolutionizing 3D integration from advanced packaging to transistor scaling – January 30, 2024**

EVG introduced NanoCleave™, a revolutionary layer release technology for silicon that enables ultra-thin layer stacking for front-end processing, including advanced logic, memory and power device formation, as well as semiconductor advanced packaging. NanoCleave is a fully front-end-compatible layer release technology that features an IR laser that can pass through silicon, which is transparent to the IR laser wavelength. Coupled with the use of specially formulated inorganic layers, this technology enables an IR laser-initiated release of any ultra-thin film or layer from silicon carriers with nanometer precision. “Semiconductor scaling has become increasingly complex and difficult to achieve due to tighter process tolerances.” stated Paul Lindner, executive technology director at EV Group.



Home | About | Contact | Privacy Policy | Terms of Service | Advertise | News | Market | Analysis | Research | Reports | Events | Webinars | Podcasts | Videos | Press | Careers

**EV Group, NanoCleave 레이어 릴리즈 신기술 발표...첨단 패키징부터 트랜지스터 소형화까지 3D 집적 혁신**

최외선(IR) 레이저 적용한 EVG의 레이어 분리 신기술, 실리콘 웨이퍼 투과하여 나노미터 정밀도로 레이어 이동. 기존의 유리 기판 사용을 실리콘 웨이퍼로 완전 대체, 막약 3D 적층 가능



Dynatrace와 함께 EVG의 NanoCleave 레이저를 사용하여 나노미터 정밀도로 실리콘 웨이퍼를 분리하는 데 사용되는 레이저 시스템의 고해상도 이미지. © EV Group 2024

[비즈월드] MBS, 나노기술 반도체 시장용 웨이퍼 분할과 스코피피 장비 분야 전문 기업인 EV Group이 EVG를 반도체 제조를 위한 혁신적인 웨이퍼 릴리즈 기술인 NanoCleave를 최근 출시한다고 30일 밝혔다.

NanoCleave 기술은 정밀 공작, 이온의 잔류, 반도체 표면의 연도 수정을 통한 반도체 패키징에 최적화된 웨이퍼 릴리즈를 가능하게 한다고 업계 측은 설명했다.

해당 기술은 반도체 전 공정에 완벽하게 호환되는 웨이퍼 릴리즈 기술로, 실리콘을 파괴하는 최외선 레이저를 사용하는 것이 특징이다.

또한 특수 조성된 유기 웨이퍼 릴리즈를 사용하여 나노미터의 정밀도로 최적화된 웨이퍼 릴리즈를 가능하게 한다고 업계 측은 설명했다.

NanoCleave는 EpiCoepoly mold compounds와 재구성 웨이퍼(reconstituted wafers)를 사용하는 웨이퍼 릴리즈와 웨이퍼 릴리즈(FULL)에서부터 3D IC/3D Stacking IC의 인화표기 같은 첨단 패키징 공정에 사용될 수 있는 웨이퍼 릴리즈를 가능하게 한다.

뿐만 아니라 기존 공정에도 적용할 수 있어 3D IC와 3D 스택 집적 애플리케이션에서 완전한 새로운 공정 흐름을 구현할 수 있다.

**dynatrace**  
APM 및 클라우드 모니터링 2023 Gartner®魔力象限™ 리더

Global Intelligence Partner  
**WISDOMAIN**

- 최신뉴스**
- 반도체 신기술 개발을 위한... [기사]
  - 웨이퍼리스 3D 패키징... [기사]
  - 반도체 시장... [기사]
  - 반도체... [기사]
  - 반도체... [기사]

**비즈월드 단독**

1. [기사]
2. [기사]
3. [기사]
4. [기사]
5. [기사]

[한 번 더 보기](#)

이는 실리콘 캐리어 상의 초박형 레이어까지도 마이크로 및 나노 수준의 정밀도가 가능하며 30 밀 이상 정밀도에 혁신을 가져다줄 뿐만 아니라 자재도 표현되는 정밀한 설계에서 필요한 레이어 이상을 가능하게 한다는 것이다.

EVG는 서울 코엑스에서 오는 1월 31일부터 2월 2일까지 개최되는 SEMICON 코리아 2014 전시회에 참가해 NanoCleave 기술을 소개한다.

EVG 기술을 방문하면 EVG 직원들을 직접 만나 이 혁신적인 이 혁신 레이어 이상 기술에 관해서는 상담할 수 있다고 안내 받을 것이다.

3D 집적에서는 절연 레이어는 인터커넥션 대역폭으로 보다 고성능의 시스템을 구현할 수 있도록 박막 웨이퍼 공정을 위한 캐리어 기술이 중요하다.

이를 위해 기존의 후부 기판들은 유리 캐리어를 사용한다. 이 기판은 유기 절연체를 이용해 일시 분리를 해서 다이오스 레이어를 형성한 다음, 자외선(UV) 파장 레이어를 사용해서 절연체를 용해시키고, 다이오스 레이어를 분리한 후 고온 활성을 웨이퍼 상에 영구적으로 분할한다.

그러나 유리 기판은 실리콘 웨이퍼 설계된 반도체 제조 공정을 사용해서 처리하기가 까다롭고, 유리 웨이퍼를 처리할 수 있도록 업그레이드를 하려면 비용이 많이 든다. 뿐만 아니라 유기물 절연체는 통상적으로 300°C 이하의 저온으로 사용이 제한되므로, 후공정에 사용하기에 한계가 있다.

NanoCleave 기술은 유기 박막을 사용하는 실리콘 캐리어를 사용할 수 있어 이전 공정의 한계와 유리 캐리어의 복잡성 이슈를 해결할 수 있다.

이와 함께 이 레이어를 사용해서 나노미터 정밀도로 솔리딩이 가능하므로 기존 공정을 변경하지 않고서 초박형 다이오스 웨이퍼를 처리할 수 있다.

이렇게 만들어진 초박형 다이오스 레이어를 적용하면 더 높은 대역폭의 인터커넥트를 구현할 수 있으며, 자재도 고성능 시스템을 위한 다이오스 설계 및 제조하기 위한 새로운 기판을 만들 수 있다.

표현되는 레이어가 3nm 이하 나노미터 정밀도에 따라 다양한 전압, 후면 전압 공급 네트워크 상보성 PITCH, 2D 용자 채널 같은 새로운 아키텍처와 설계 혁신이 필요하다.

이런 공정을 위해서는 극히 낮은 소전압 레이어 이상 요구된다. 실리콘 캐리어와 유기 박막은 전열 및 전도 특성을 위한 프로세스 정밀성 소개 복잡성 높은 저온 공정을 지원한다.

반면 지금까지는 실리콘 캐리어가 그러한일 연마, 식각 공정을 거쳐서 완벽하게 제거되어 왔지만 이는 막대한 다이오스 레이어의 표면이 마이크로, 나노 레이어를 용해하므로, 절연 표현되는 나노미터의 웨이퍼는 작업에 사용하기에는 적합하지 않았다.

EVG의 새로운 NanoCleave 기술은 절연 레이어와 유기 박막을 사용하므로, 실리콘 상에서 나노미터 정밀도로 레이어를 다룰 수 있다. 이는 절연 레이어를 용해해서 유리 기판을 사용할 필요가 없도록 한 온도 환경과 유리 캐리어 복잡성 문제를 피할 수 있게 해주어, 기존 공정을 변경하지 않고도 모든 공장에서 캐리어를 통해 초박형한 웨이퍼 마이크로 대 나노 레이어를 이상할 수 있다.

이렇게 나노미터 대의 정밀도를 지원하는 EVG의 새로운 프로세스는 더 많은 다이오스 레이어와 패키지를 필요로 하는 절연 반도체 다이오스 프로세스 요구를 충족하고, 향상된 이온 집적률 가능하게 하며, 유리 기판 사용, 필요성 제거 및 웨이퍼 이상 가능성들 통해 운영 비용을 절감할 수 있게 해준다고 업계 측은 강조했다.

EV Group의 기술 이사인 폴 린드네(Paul Lindner)는 "앞으로 운영 노드를 축소하기가 쉬우며 더 복잡하고 어려워지고 있다. 운영 노드를 축소하려면 프로세스 리플로가 또한 절연 레이어를 용해하는 과정에서는 더 높은 정밀도와 더 높은 다이오스 성능을 달성하기 위한 새로운 프로세스와 공진 방법을 필요로 한다. 우리의 NanoCleave 웨이퍼 웨이퍼 기술은 박막 레이어와 웨이퍼를 통한 반도체 크기 축소와 있어서 제일 제안자가 될 것이며, 반도체 업계에서 가장 강력한 실용 요구 사항들을 해결할 잠재력을 가지고 있다. NanoCleave는 높은 실리콘 웨이퍼 및 웨이퍼 공정들과 호환되는 유연하고 범용성이 뛰어난 레이어 웨이퍼 기술을 통해 유리 기판들이 절연 다이오스 및 패키징 프로세스를 실행할 수 있게 지원할 것이며, 고객들은 이 기술을 자신들의 기존 웨이퍼 지체없이 통합하고, 시간과 비용을 절감할 수 있을 것"이라고 말했다.

EVG의 NanoCleave 기술은 실리콘을 추가하는 기존의 과정을 사용해서 실리콘 웨이퍼의 특성을 적절히 레이어에 노출시킨다. 높은 온도 공정으로 형성된 유기 박막이 유량을 분수함으로써 사면에 정밀하게 지정한 웨이퍼나 면적으로 실리콘을 분해시킨다.

유기 박막을 사용함으로써 절연하고 싶은 레이어를 사용할 수 있다.유기 절연체를 사용할 때 수 마이크로미터 대역폭에 비해 수 나노미터 대역폭이 절연, 뿐만 아니라 유기 박막은 고온 공정의 1000°C와 호환 가능하므로, 에피택시, 용액, 어닐링 같이 유기 절연체를 사용할 수 없는 많은 새로운 전열 및 절연체에서 레이어 이상을 가능하게 한다. EVG의 NanoCleave 기술은 현재 EVG 회사에서 연구가 가능하다.

한편 EVG는 지난 1980년에 설립된 이래로 반도체 MEMS, 집적회로 반도체, 파워 다이오스 그리고 나노기술을 이용한 소자들을 제조하는 다양한 장비 및 운영 솔루션을 제공하는 세계적인 전문 기업이다.

웨이퍼 분할, 박막 웨이퍼 처리 기술(WH) 리소그래피 / 나노 임플란트 리소그래피(NLU) 및 계층기공 포함한 주요 제품 이외에도 프로세스, 프로 웨이퍼, 세정장비 및 검사 시스템을 개발 생산하고 있다. 또한 EVG 공률별 고객들과 파트너들을 위한 서비스와 협력기원을 위해 정교한 네트워크를 구축해 놓고 있다.

<https://www.bizwnews.com/news/articleView.html?idxno=75824>