

Canon, get ready to challenge ASML – January 30, 2024

佳能，准备好挑战ASML

[Icbank半导体行业观察](#)

最新更新时间：2024-01-30

阅读数：2163

????如果您希望可以时常见面，欢迎标星????收藏哦~

来源：内容来自 半导体行业观察 (ID: icbank) 综合，谢谢。

日本影像公司佳能希望重拾昔日在半导体行业的辉煌。为此，它瞄准了欧洲最有价值的科技公司，也是制造最尖端半导体工具的唯一生产商 ASML Holding 制造的芯片制造设备。佳能花了十年时间测试一种制造先进芯片的更便宜的方法，现在它认为其解决方案最快在今年晚些时候就可以投入使用。

“我们希望在今年或明年开始发货，”佳能工业集团负责人 Hiroaki Takeishi 向英国《金融时报》表示。“我们想趁市场火热的时候这样做。”

佳能希望将其新的纳米压印光刻技术定位为一种更便宜的替代品，以替代用于制造最先进半导体的极紫外 (EUV) 光刻芯片制造机。目前该市场由荷兰公司ASML主导。虽然该公司的机器价格昂贵，每台成本超过 1.5 亿美元，但它们对于制造最尖端的芯片 (指定为 5 纳米或更小的芯片) 也至关重要。

纳米压印光刻将芯片的设计直接印在硅晶圆上，而 EUV 则使用光来蚀刻电路图案。

佳能花了十多年的时间尝试开发自己的芯片制造技术，并表示直到现在才使其商业化。该公司向英国《金融时报》声称，该技术的能耗比 ASML 的 EUV 机器低得多，同时便宜“一位数”。佳能此前声称其技术已经可以生产 5 纳米芯片，该公司的目标是 2 纳米芯片，这是台积电和三星等公司希望量产的最尖端芯片。

大多数消费者都因其相机和打印机而了解佳能，但该公司也有作为半导体制造设备供应商的历史。然而，它在开发光刻技术的竞赛中落后于ASML。

二十年前，佳能在《财富》全球 500 强中排名第 178 位，该公司按收入对全球最大的公司进行排名，按当时的汇率计算，佳能的销售额为 234 亿美元。该公司在 2022 年版榜单中跌至第 444 位，收入为 320 亿美元，去年完全跌出榜单。

佳能向英国《金融时报》承认，它需要说服已经习惯 EUV 的客户转向新技术。

“由于现有的芯片制造工艺是针对 EUV 进行优化的，因此在引入新技术方面显然会遇到各种困难。”Takeishi 表示。

另一个大问题是佳能是否能够向中国客户出售这项技术。日本已同意美国限制向中国出口先进半导体和芯片制造设备的举措。（荷兰也加入了，限制了 ASML 对中国客户的销售）。这些控制措施鼓励中国企业囤积任何可以获得的机器，以提高自己的国内芯片制造能力。

佳能CEO谈最新纳米压印光刻机：不能卖到中国，无法超越EUV

佳能公司计划将其新芯片制造设备的定价仅为 ASML Holding NV 最好的光刻机成本的一小部分，寻求在目前在中美科技竞争中发挥核心作用的尖端设备领域取得进展。

这家总部位于东京的公司的新 纳米压印 技术将为小型半导体制造商生产先进芯片开辟一条道路，而现在几乎完全是该行业最大公司的领域，首席执行官御手洗富士夫(Fujio Mitarai)表示。

这位 88 岁的老人表示：“价格将比 ASML 的 EUV 低一位数。”他上一次退出日常运营是在 2016 年，现在他已第三次担任佳能总裁。他补充说，最终的定价尚未决定。

总部位于荷兰费尔德霍芬的 ASML 是极紫外光刻工具的唯一供应商，这些工具是世界上最先进的芯片制造机器，每台价值数亿美元。EUV 设备是数十年研究和投资的成果，对于批量生产最快、最节能的芯片至关重要，这种芯片将数百万个晶体管塞进每平方毫米的硅中。

只有少数现金充裕的公司有能力投资这些工具，而这些工具目前因其在科技供应链中的关键地位而受到审查。在美国向其盟友施压以限制技术流向北京之后，ASML 被禁止向中国客户出口 EUV 系统。

这给佳能上个月上市的新工具带来了希望。东京的芯片制造出口限制于 7 月份扩大，但没有明确提及纳米压印光刻技术。

但御手洗表示，佳能可能无法将这些机器运送到中国。“我的理解是，任何超过 14 纳米技术的出口都是被禁止的，所以我认为我们无法销售。”日本经济产业省的一位官员表示，他无法评论出口限制将如何影响特定公司或产品。

自今年年初以来，佳能股价已上涨 27%。其竞争对手尼康公司 (Nikon Corp.) 的股价也上涨了 24%，该公司在光刻工具方面也落后于 ASML。

近十年来，佳能一直与大日本印刷公司和存储芯片制造商Kioxia Holdings Corp合作开发纳米压印工艺。与通过反射光工作的 EUV 光刻不同，佳能的技术将电路图案直接压印到晶圆上，以按照其声称的几何形状制造芯片。相当于最先进的节点，尽管速度慢得多。

新机器使芯片制造商可以选择降低对代工厂的依赖，同时也使台积电和三星电子等合同芯片制造商更容易生产小批量芯片。佳能表示，这些机器所需的功率仅为 EUV 机器的 1/10。

“我不认为纳米压印技术会超越 EUV，但我相信这将创造新的机会和需求，”Mitarai 说。“我们已经收到了许多客户的询问。”

迄今为止，佳能一直专注于用于制造不太先进芯片的产品，并于 2014 年开始押注纳米压印技术，收购了先锋分子压印公司。佳能是台积电的供应商，正在建设二十年来第一家光刻设备新工厂——东京北部的宇都宫将于 2025 年上线。

御手洗已担任佳能总裁近 18 年，并自 2006 年起担任首席执行官，他表示自己没有兴趣终身掌权。他出生于 1935 年，1995 年首次掌权时，因拯救佳能陷入困境的业务而受到赞誉。

佳能最近任命了一批新董事，明年将加入董事会，其中包括佳能美国首席执行官小川一人（65 岁）、工业集团负责人武石宏明（59 岁）和高级常务执行官浅田稔（61 岁），这是一批新高管的标志队伍中不断上升。

“寻找继任者是我的责任”，御手洗说。

EUUV 的失败挑战者，NIL 站稳脚跟

几十年来一直落后于传统光学光刻的纳米压印光刻正在成为快速增长的光子学和生物技术芯片市场的首选技术。

纳米压印光刻 (NIL) 于 20 世纪 90 年代中期首次推出，一直被吹捧为传统光学光刻的低成本替代品。即使在今天，NIL 也有可能使用更少的工艺步骤和显著降低的资本设备成本来匹配当前的 EUV 尺寸、产量和吞吐量。

NIL 与光学光刻的不同之处在于，NIL 使用由电子束系统图案化的主印模副本将图像直接转移到硅晶片和其他基板上。低粘度光刻胶通过喷射沉积在基板上，类似于喷墨打印机的工作方式。然后，将图案化的印模（掩模）压入光刻胶表面，流体通过毛细管作用流入图案中。紫外线辐射交联热固性材料，去除掩模，在基板上留下图案化的光刻胶。

缺点是在多个金属层上对齐，这是光刻的主要优势。将 NIL 中使用的模具压入抗蚀剂的过程会导致扭曲或变形，从而导致不同层之间的错位。尖端半导体可以有两打以上的层，每一层都与下面的层精确对齐，以确保准确可靠的芯片性能。这对于特征尺寸缩小到 10 纳米以下的高级半导体节点来说尤其成问题。这些尺寸的覆盖对齐公差非常严格。

NIL Technology 首席执行官 Theodor Nielson 表示：“Nanoimprint 是用于纳米结构定义的理想光刻工具，它不需要对齐，或者更准确地说不需要多层对齐。”“NIL 高效、快速，并且所需的资本支出明显低于使用步进光刻机所需的成本。但是，当需要许多相互配准的光刻步骤时，步进机更胜一筹。”

这种10nm以下工艺的特征均匀性是光子学的主要优势。另一个是模式灵活性。光子器件依赖于通过衬底上表面结构的图案和频率对光进行纳米级操纵。NIL 可用于通过一次印模创建各种三维 (3D) 纳米结构，从而为高级光子器件中的应用提供独特的光学特性。

图 1: EVG 的 SmartNIL 工艺示意图，包括两个步骤——工作印章制造和压印。这两个步骤都在同一个工具中执行。

与包括 EUV 在内的传统光刻相比，NIL 具有许多优势。他们之中：

- 它可以以更高的分辨率和更低的线边缘粗糙度 (LER) 再现 5nm 以下的特征尺寸；
- 由于整个过程避免了对透镜阵列的需要和光源所需的极端功率，因此 NIL 的运行成本显著降低；
- 它需要更少的工艺步骤，并且它比 EUV 系统紧凑得多，因此可以将多台机器集群在一起以提高吞吐量。

然而，由于各种技术、财务和物流障碍，NIL 尚未找到进入半导体制造生产线的途径。早在 2008 年，研究人员就展示了具有成本效益的 45 纳米以下 NIL 生产，目前的 NIL 技术可以打印 10 纳米以下的尺寸，对准精度低至 2 纳米。

部分原因是在晶圆厂中添加另一种光刻技术的成本。现有的光刻设备投资巨大，光学扫描仪的行业标准化使其更难被取代。虽然使用 NIL 对某些层进行图案化可能更便宜，但它是一种在附加设备上使用不同工艺的技术，其材料不同于光学系统所使用的材料。添加到工作流程中的任何新流程或材料都会增加复杂性、时间和资源，从而增加成本并降低吞吐量。这不仅仅是流程的成本。这是添加额外流程步骤的所有相关成本。

EV Group 业务发展总监 Thomas Uhrmann 说：“如果你已经可以用标准光刻技术做一些事情，并且那里有很多产能，那么这些生产线将运行这些分辨率。”“为了进一步推广纳米压印光刻技术，需要采用尚未建立制造工艺的新应用。应用驱动技术，技术赋能应用。”

光子学革命

光子学是一个新兴产业，受到全球对光能系统不断增长的需求的推动。光子元件使用的层数比传统芯片少，但它们对于各种产品和服务至关重要，包括电信、数据网络、生物光子学、消费电子产品、汽车等。这些垂直市场严重依赖光学和光子元件，例如 LED 和激光芯片、光学玻璃、探测器和图像传感器、透镜、棱镜、滤光片、光栅、光纤等等。

这为 NIL 创造了巨大的机会。据麦肯锡称，目前全球光启用系统市场规模约为 1.4 万亿美元，预计到 2025 年将达到近 2 万亿美元。虽然光子组件约占这一总份额的 9%，即大约 1200 亿美元，但组件市场的增长速度远快于整个系统本身，复合年增长率分别为 10% 和 6%。这是由于这些系统中应用的增加和光子元件的激增。

它还发挥了 NIL 的优势，即它能够在不同基板上创建具有出色再现性和可扩展性的高分辨率纳米结构。NIL 提供了一种经济高效的方法来制造 10 纳米以下的复杂纳米结构，这对于制造光子晶体、波导和光栅耦合器等小型光子器件至关重要。该技术还可以制造具有高度均匀和详细的亚波长特征的光子元件，从而增强光与物质的相互作用并提高器件性能。

“波长非常无情，”Urhmann 说。“光子学的微小变化会对它们的性能产生巨大影响，尤其是当你观察结构上的线边缘粗糙度时。使用 NIL，一旦您拥有一个经过验证的模板，并复制该模板，那么整个晶圆将具有完全 100% 相同的规格。对于像增强现实这样的应用程序，它是一项巨大的资产。”

图 2：NIL 光子学应用示例展示了纳米和微米结构以及复杂形状结构的工艺能力

Obducat Group 首席执行官 Patrik Lundström 表示：“在光子学中，通常具有这些小特征尺寸，如果使用光学光刻技术生产这些特征，成本将明显高于 NIL。”“NIL 技术的成本效益是光子学的关键优势之一。此外，与光学光刻相比，NIL 更容易使用光刻胶和光刻胶材料中结构的实际形成，以及基板到基板的可重复性。”

结构的“实际形成”是 NIL 的一个重要区别。与光学光刻不同，光学光刻将抗蚀剂图案化为应用中的硅图案，NIL 直接在基板材料上创建结构而无需蚀刻。这使得能够在可能不适用于光学系统的各种表面上压印极其精细的电路。

imec 纳米压印光刻项目经理 Eleonora Storace 表示：“NIL 在压印材料选择的灵活性方面具有非常强大的优势。”“它与基板无关。你基本上可以在任何类型的基材上进行压印，例如金属、高折射率玻璃或其他使用光刻技术会更加复杂的透明表面。”

NIL 也没有模式场限制，使其高度适应多样化和标准化程度较低的光电子市场。特别是全场 UV-NIL 允许在大面积上打印图案而不会出现拼接错误。该技术支持各种结构尺寸和形状，包括 3D，甚至可以用于高形貌表面，这是许多光子器件的关键要求。

对于希望采用 NIL 技术来构图其新光子学应用的公司来说，这个相对较新且快速增长的市场的多样性和标准化的缺乏也可能是一个重大挑战——尤其是在 NIL 尚未拥有成熟的技术生态系统的情况下。

为了帮助满足光电子行业对 NIL 设备不断增长的需求，NIL 技术公司正在与材料供应商结成联盟，以帮助孵化新创意。例如，EV Group (EVG) 创建了一个光子学能力中心来支持行业中的新解决方案，并宣布与 Toppan Photomask 和 Taramount 等材料供应商达成多项协议，

以提供主模板和新封装解决方案。就在本月，EUV 宣布与 Notion Systems 达成一项新协议，以开发喷墨涂层功能。这些合作旨在将 NIL 确立为光电子制造的行业标准生产流程。

NIL 在光子市场仍面临许多挑战，包括缺乏成熟的材料生态系统。虽然材料和消耗品的可用性正在改善，但仍有差距需要解决。

“生态系统在过去十年中得到了巨大改善，”imec 的 Storace 说。“对于那些可以提供大量产品以支持晶圆厂的供应商来说，成熟度很高，他们正在实现这一目标，但这两件事是齐头并进的。只要没有达到临界数量的客户下订单，供应链就不会自行发展。”

不过，这种情况正在改善。“在过去两年中，材料方面取得了广泛进展，推出了许多新材料，而且我们知道还有更多正在开发中，”Lundström 补充道。“我们还看到主模板供应链发展良好，许多半导体领域的知名公司正在进入这一领域，这将在可靠供应商的可用性方面带来好处。”

IC 制造的光子学后门

NIL 在光子学市场的成功重新激发了人们对其在半导体铸造厂硅光子学制造中的潜在应用的兴趣。硅光子器件需要精确而复杂的光学结构，使用传统的光刻技术制造这些结构通常具有挑战性，尤其是在最小的节点上。EUV 的较大数值孔径将其景深降低到仅几百纳米。但是 NIL 凭借其在纳米级的高分辨率图案化，能够制造对硅光子器件至关重要的复杂和小型化光学结构。NIL 还可以与现有的半导体制造工艺集成。

“这些技术非常互补，它们可以非常顺利地共存，”Storace 说。“从处理的角度来看，挑战在于将这两个世界结合起来。这就是我们在 imec 所做的。我们有一个 CMOS 工厂，我们在该工厂中嵌入了 NIL 工具，因此我们可以利用从事这两种技术的人员的所有专业知识来提出新的工艺流程，从而能够创建一个完整的产品。”

NIL 在半导体制造领域的另一个机会是 3D NAND 闪存芯片。NAND 闪存由一系列可以排列成二维阵列的存储单元组成。每个存储单元由一个晶体管和一个浮动栅极组成，浮动栅极将数据存储在 0 或 1。晶体管控制存储单元和电路其余部分之间的电流流动。NAND 闪存结构的简单性使其成为 NIL 制造的良好候选者。

Canon Nanotechnologies 凭借其 NIL 制造技术在 3D NAND 闪存上押下重注。该公司目前在 SK 海力士和铠侠（前身为东芝）的制造工厂配备了测试设备，并计划到 2025 年开始使用 NIL 大规模生产 3D NAND 闪存。佳能还在东京北部的宇都宫建设一座耗资 3.57 亿美元的新工厂，将其光刻设备（包括 NIL）的产量提高一倍。

佳能目标的主要挑战仍然是对齐，尤其是在晶圆边缘附近，尽管该公司认为它已经通过掩模 (TTM) 对齐系统及其高阶失真校正 (HODC) 在很大程度上解决了对齐问题系统。

佳能的方法使用具有专有控制技术的莫尔图案实时测量晶圆和掩模之间的纳米级偏差（图 3）。这是大多数 NIL 工具制造商使用的常用方法，但是将母版物理压到基板上并加热抗蚀剂的过程

会导致晶圆发生微变形，从而影响后续层的对准。佳能的 HODC 技术并没有试图避免这些失真，而是使用由数字镜面设备 (DMD) 调制的激光照射来校正它们。激光使晶圆和掩膜发生热变形 (图 4)，并且由于热膨胀系数的差异，可以进行畸变校正。

图 3: TTM 示波器可以实时测量掩模和晶圆之间的位置偏差

图 4: 专有匹配系统

“我们现在可以满足 3D NAND 闪存中覆盖精度的所有要求，”佳能纳米技术营销和业务副总裁 Doug Resnick 说。“我们已经在封闭系统上实现了 1.8 纳米的叠加精度，在混合匹配叠加上达到了 2.3 纳米。”

NIL 的新机遇

除了光子学和半导体之外，NIL 在更广泛的材料科学领域的应用正在迅速增长。NIL 已经扩展到包括智能材料的驱动、过滤膜性能的增强、增强现实、传感器技术、生物医学产品和基因组测序。

增强现实和 3D 传感绝对是 NIL 目前的热门话题，”Uhrmann 说。“对于指纹传感器或光谱传感器等应用，您需要微型光学元件。其他应用包括金属透镜和金属光学器件，但它现在真正大放异彩的是基因组测序。”

基因组测序过程涉及使用来自外部电压的电容变化使核苷酸通过纳米级纳米孔。每种基因组类型的核苷酸都会产生具有独特大小的受阻离子电流，并且可以测量每种类型的静电荷分布以确定它们在链上的序列。

制造这些纳米孔最初是通过在基板上有机地生长它们来完成的，但要使它们的尺寸保持一致是一个挑战。NIL 通过在材料中高速打印一致、均匀分布的纳米孔来解决这一挑战，从而显著降低与基因组测序相关的成本。这已迅速成为基因组测试公司和实验室的首选技术。

图 5: 通过 NIL 和聚合物回流在独立聚合物膜中生产穿孔纳米孔的过程

结论

虽然纳米压印光刻已经存在了几十年，但直到现在它才被广泛用作生产级制造工具。最初针对半导体制造，其采用受到覆盖对准、吞吐量 and 缺陷率方面挑战的限制。相反，NIL 已被其他行业采用，在这些行业中，单层或有限层压印是一种优势而不是障碍。

特别是光子元件正在利用 NIL 的纳米级功能，而没有光学光刻的随机或线边缘粗糙度挑战。生物医学和基因组测序等其他应用也在采用 NIL 制造，以比其他制造技术低得多的成本将其产品推向市场。

[原文链接](#)

<https://fortune.com/asia/2024/01/29/canon-lithography-chipmaking-equipment-semiconductors-japan-asml/>

点这里????加关注, 锁定更多原创内容

<http://news.eeworld.com.cn/mp/lcbank/a358596.aspx>