

EVG announces NanoCleave™ layer release technology for advanced semiconductor processes – September 22, 2022

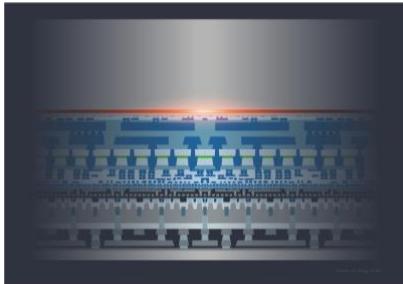
EVG introduced NanoCleave™, a revolutionary layer release technology. NanoCleave enables silicon wafer carriers in advanced packaging processes such as Fan-out Wafer-level Packaging (FoWLP) using mold and reconstituted wafers as well as interposers for 3D Stacked ICs (3D SIC). At the same time, its compatibility with high-temperature processes enables completely novel process flows for 3D IC and 3D sequential integration applications – enabling hybrid and fusion bonding even of ultra-thin layers on silicon carriers, thereby revolutionizing 3D and heterogeneous integration as well as material transfer in next-generation scaled transistor designs.

EVG, 첨단 반도체 공정용 레이어 릴리즈 기술 '나노클리브' 출시

장영웅 기자 | 승인 2022.09.22 13:50 | 댓글 0



실리콘 투과해 나노미터 정밀도의 레이어 이송 실현
첨단 패키징용 유리기판 사용 필요성 제거...박형 레이어 3D 적층 가능



웨이퍼 본딩 및 리소그라피 전문업체 EV Group(이하 EVG)가 최첨단 전중정 호공정에서 모두 활용 가능한 레이어 릴리즈 기술을 공개했다. 적외선(IR) 레이저를 사용해 나노미터의 정밀도로 레이어를 분리하는 것이 특징이다.

EVG는 반도체 제조를 위한 혁신적인 레이어 릴리즈 기술인 'NanoCleave(나노클리브)'를 출시한다고 22일 밝혔다.

나노클리브는 반도체 전중정에 완벽하게 호환되는 레이어 릴리즈 기술이다. 실리콘을 투과하는 파장대를 갖는 적외선 레이저를 사용해 사전에 지정된 레이어나 면적으로 실리콘을 분리시킨다. 특히 특수하게 조성된 무기질 레이어와 함께 사용할 경우, 나노미터의 정밀도로 실리콘 캐리어로부터 초박형 필름이나 레이어를 릴리즈할 수 있다.

그 결과 나노클리브는 몰딩과 재구성 웨이퍼를 사용하는 연아웃 웨이퍼 레벨 패키징(FoWLP)이나 3D Stacking IC(3D SIC)을 위한 인터포저 같은 첨단 패키징 공정에서 실리콘 웨이퍼 캐리어 사용을 가능하게 한다. 또한 고온 공정에도 적용이 가능하며, 3D IC 및 3D 순차 집적 애플리케이션에서 새로운 공정 플로우를 활용할 수 있게 만든다.

3D 집적에서는 점점 더 높아지는 인터커넥션 대역폭으로 보다 고성능의 시스템을 구현할 수 있도록 박형 웨이퍼 공정을 위한 캐리어 기술이 중요하다. 이를 위해 기존 공정은 유리 캐리어를 사용해왔다. 이 방법은 유기 접착제를 통한 임시 본딩으로 디바이스 레이어를 형성한 다음, 자외선(UV) 파장 레이저를 사용해서 접착제를 용해시키고, 디바이스 레이어를 릴리즈 한 후 최종 완성을 웨이퍼 상에 영구적으로 본딩한다.



그러나 유리 기판은 실리콘 웨이퍼로 설계된 반도체 제조 장비를 사용해서 처리하기가 까다롭고, 유리 웨이퍼를 처리할 수 있도록 업그레이드를 하려면 비용이 많이 든다. 또한 유기질 접착제는 통상적으로 300°C 이하의 처리 온도로 제한되므로 후공정에 사용하기에 한계가 있다.

반면 나노클리브 기술은 무기 릴리즈 레이어를 사용해서 실리콘 캐리어를 사용할 수 있어 이러한 온도 한계와 유리 캐리어의 호환성 문제를 피할 수 있다. 뿐만 아니라 IR 레이저를 사용해서 나노미터 정밀도로 클리빙이 가능하므로 기존 공정을 변경하지 않고서 초박형 디바이스 웨이퍼를 처리할 수 있다.

이렇게 만들어진 초박형 디바이스 레이어를 적용하면 더 높은 대역폭의 인터커넥트를 구현할 수 있으며, 자체대 고성능 시스템을 위한 다이를 설계 및 세분화하기 위한 새로운 기회를 만들 수 있다.

EVG는 "조미세 반도체 선풍구원을 위한 새로운 아키텍처 기술은 극히 얇은 소자의 레이어 이송을 요구한다"며 "나노미터 대의 정밀도를 지칭하는 나노클리브는 더 얇은 디바이스 레이어와 패키지를 필요로 하는 첨단 반도체 디바이스 로드업의 요구를 충족하고, 향상된 이중 집적을 가능하게 하며, 박형 레이어 이송 및 유리 기판을 사용할 필요가 없어 공정 비용을 절감할 수 있게 해준다고 밝혔다.