

今日头条

(China)

In-depth report on integrated circuit packaging and testing industry: advanced packaging facilitates high-speed interconnection – October 29, 2023

集成电路封测行业深度报告：先进封装助力高速互连

2023-10-30 08:34·未来智库

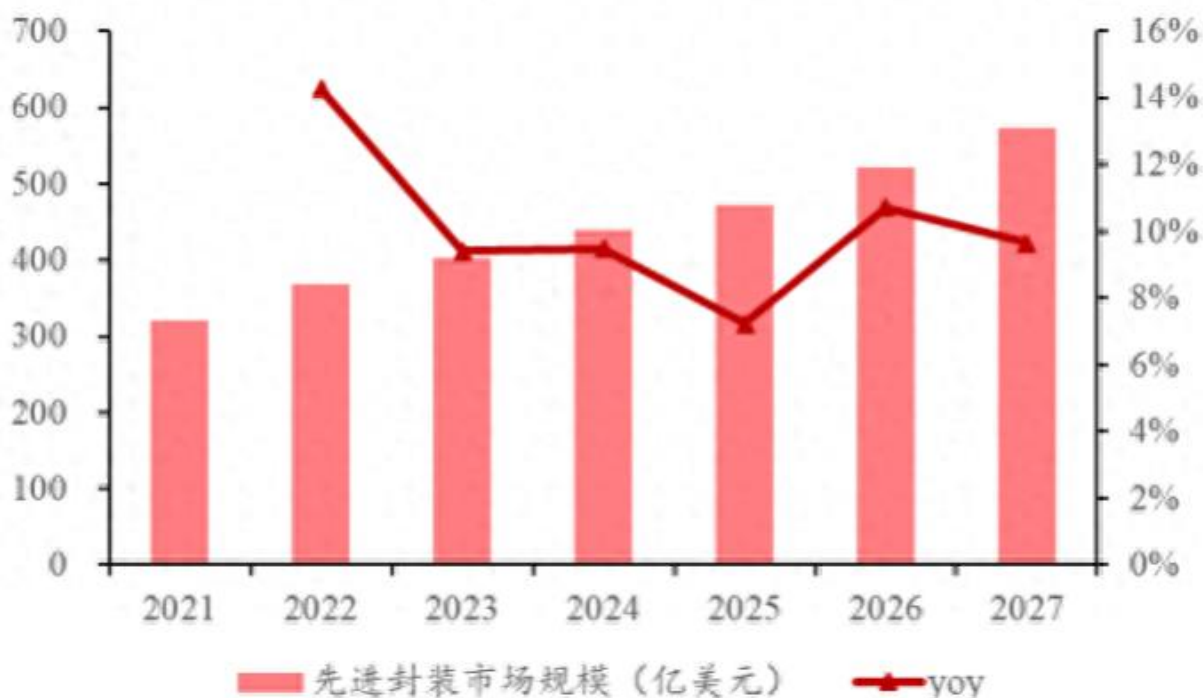
(报告出品方/作者：方正证券，郑震湘、余凌星)

1 先进封装市场占比提升

海量数据催生高带宽需求，先进封装不断迭代。随着各行业应用中产生的数据量不断增长，对高带宽的需求与日俱增。尤其是机器学习和 AI 相关应用需要强大的处理能力，因此需要在芯片上高密度的集成晶体管。封装也不例外，封装形式的迭代均是通过以下两个途径以提高带宽：1) 增加 I/O 数量。封装厂选择制造多层 RDL 以扩大 I/O 点的范围，并在每一层 RDL 中不断缩小 L/S 线距以容纳更多的 I/O 点。2) 增加传输速率，通过减小裸芯之间的互联距离和选择具有更低介电常数的材料来实现。

先进封测市场占比迅速增加。先进封装市场规模将从 2021 年的 321 亿美元增长到 2027 年的 572 亿美元，CAGR 达 10.11%。根据市场调研机构 Yole，2022 年先进封装占全球封装市场的份额约为 47.20%，预计 2025 年占比将接近于 50%。中国市场中先进封装占比低于全球水平，2022 年为 38%，自 2014 年以来与全球市场的差距正在逐步缩小。

图表2: 全球先进封装市场规模及增速 (亿美元)



资料来源: Yole, 方正证券研究所

倒装为目前主流, 2.5D/3D 封装高速增长。2021 年 FCBGA 和 FCCSP 占比分别为 33.69%和 19.76%, 合计占比超 50%。其次为 2.5D/3D 封装, 2021 年占比为 20.57%, 主要由台积电供应。在各封装形式中, 2.5D/3D 封装的增速最快, 2021-2027 年 CAGR 达 14.34%, 增量主要由 AI、HPC、HBM 等应用驱动。

先进封装市场主要由 HPC、网络和消费应用驱动。HPC 和网络应用的大部分增长来自 AI 芯片、边缘计算和网络芯片, 它们需要扇外型封装以提供小尺寸和节约成本。2022 年只有不到 20%的数据中心使用 2.5D 封装, 但在 2027 年这一比例将有望超过 50%。3D 封装将加速在 HBM、CPU、GPU 中的渗透。消费电子应用领域的重要客户是苹果, 其应用处理器、图形芯片、5G/6G 调制解调器芯片均使用扇出封装。

先进封装市场马太效应明显。2021 年 ASE 市占率居首, 份额为 26%。台积电和安靠并列第二, 长电科技位列第四, 市占率为 10%。2021 年 CR5 为 76%, 而 2016 年 CR5 为 48%, 5 年间提升了 28%, 份额前五名中仅长电和日月光仍位列其中。

Fab/IDM 厂和 OSAT 错位竞争: Fab/IDM 厂商涉足 3D 堆叠, OSAT 主攻倒装、扇出和晶圆级封装。Fab/IDM 厂基于前道制造优势和硅加工经验, 聚焦产品性能, 多开发基于 Si-interposer 的 2.5D 或 3D 封装技术。从头部厂商的封装类型来看, 三星的 3D 堆叠产品最高, 达 67%, 主要系其存储产品占比较高所致。其次为台积电, 3D 堆叠占比为 46%; 凭借其 InFO 在苹果产品中的渗透, 台积电扇外型封装占比也

达到了 33%。OSAT 厂商则聚焦于载板技术，成本为先，产品结构中倒装仍是主力，FCBGA 和 FCCSP 占比在 ASE 中为 38%和 29%，在安靠中为 28% 和 33%，在长电中为 28%和 31%。

内资封测企业中甬矽电子、通富微电先进封装占比领先。甬矽电子目前封装技术以 SiP 为主，先进封装产品占比达 100%。通富微电、长电科技、华天科技技术布局最为广泛，且均已具备 2.5D/3D 的技术储备，未来先进封装占比有望继续提升。

凸点间距（Bump Pitch）越小，封装集成度越高，难度越大。从 Bump Pitch 来看，台积电 3D Fabric 技术平台下的 3D SoIC、InFO、CoWoS 均居于前列，其中 3D SoIC 的 bump Pitch 最小可达 6um，居于所有封装技术首位。Bump Pitch 间距最小的 3D SoIC 和 Foveros Direct 仍在研发中，尚未量产。目前已经量产的封装技术中，bump pitch 最小的为台积电的 InFO_LSI。

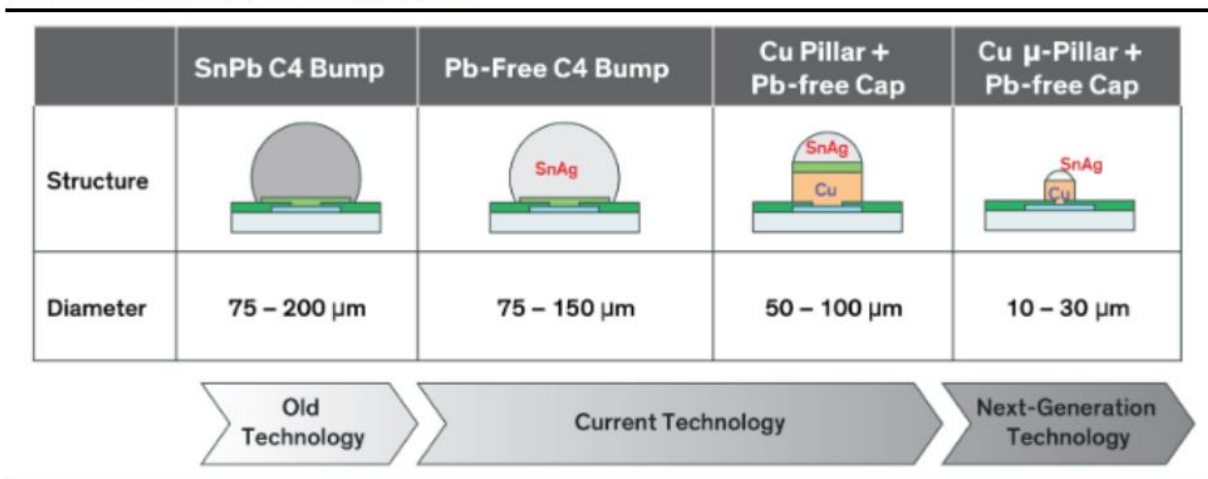
2 核心技术赋能先进封装

2.1 键合技术：Bump pitch 不断缩小，混合键合趋势已来

2.1.1 倒装键合

倒装芯片的组装主要有两种方式，间接键合和直接键合。通过回流焊凸点焊球或者 TCB 热压键合的属于间接键合，特点是芯片与基板之间有中间材料。通过混合键合，铜与铜扩散键合，中间没有其他材料的方式是直接键合。铜柱凸点是高密度、窄节距集成电路封装市场主流方式。随着先进封装对凸点间距要求越来越小，为了避免桥接现象的发生，实现更高 I/O 密度，IBM 公司于 21 世纪初首次提出了铜柱凸点。在焊料互连过程中，铜柱凸点能够保持一定的高度，可以防止焊料的桥接现象发生，同时可以掌控堆叠层芯片的间距高度，铜柱凸点的高径比不再受到阵列间距的限制，在相同的凸点间距下，可以提供更大的支撑高度，显著改善了底部填充胶的流动性。

图表11: Bumping 技术发展历程



资料来源：陶氏化学，方正证券研究所

2.1.2 TCB

回流焊仍为 FC 组装主流方式，TCB 潜力大。根据铜柱凸点的节距不同，铜柱凸点的键合方法可以分为回流焊和热压键合（TCB）两种方式。对于节距较大的铜柱凸点，可采用回流焊方式完成凸点键合。回流焊的方式效率高，成本低，其缺点跟热膨胀系数（CTE）有关，由于整个封装由不同的材料组成，在回流炉中加热会导致这些不同的材料以不同的速度膨胀。当芯片和基板膨胀和冷却时，CTE 的差异会导致翘曲。此外还会有芯片间隙变化等问题导致最终产品电气性能差。

C4 锡球/C2 铜柱凸点回流焊：回流焊被用于倒装芯片的组装超过 50 年，组装过程相对简单，（1）使用上视和下视相机识别芯片上的凸点位置以及基板上的焊盘位置；（2）在 C4 凸点、基板上或两者上都涂敷助焊剂；以及（3）将带有 C4 凸点的芯片取出并放置在基板上，然后在一定温度下进行回流焊。通常来说，C4 凸点间距最小可以做到 50 微米。C2（带有焊帽的铜柱）凸点芯片回流焊主要用于高引脚数和细间距的倒装芯片组装。组装过程与 C4 凸点相同，但自对准特性远不如 C4 凸点，因此很少被使用。一般来讲，C2 回流焊凸点间距可以小到 25 微米。C2 TCB：在高密度和超细间距倒装芯片组装中运用热压键合 C2 的方式主要有低压应力和高压应力两种方式。低压应力 C2 TCB 通常情况下可以做到小至 8 微米的铜柱间距。高压应力 C2 TCB 则必须结合 NCP 或者 NCP 底部填充技术。TCB 的缺点在于设备成本高，当前全球做 TCB 设备的厂商主要是 ASM Pacific、库力索法（K&S）以及 Besi 等。

2.1.3 混合键合

混合键合成为趋势，可实现 10um 以内的凸点间距。随着芯片的制造节点不断缩小，封装尺寸和凸点间距也需要相应缩小。目前主流的倒装技术为回流焊，最小可实现 40-50um 左右的凸点间距。如若进一步缩小凸点间距会带来翘曲和精度问题，回流焊不再适用，而是转用热压键合（TCB）的方式。当凸点间距缩小至 10um 时，TCB 工艺中会产生金属间化合物，导致导电性能下滑。为了在高集成度（凸点间距 10um 以内）的芯片封装中解决这些问题，混合键合技术正在得到越来越多的青睐。

混合键合是一种永久键合工艺，其将介电键合（SiOx）与嵌入式金属（Cu）结合起来形成互连。它在业界被称为直接键合互连（DBI）。混合键合通过键合界面中的嵌入式金属焊盘扩展了熔合键合，从而允许晶圆面对面连接。混合键合可分为芯片到晶圆（Die to Wafer, D2W）以及晶圆到晶圆（Wafer to Wafer, W2W）的键合，W2W 量产进度更快，但 D2W 应用前景更大。

芯片到晶圆的混合键合

芯片到晶圆（Die to Wafer, D2W）是指将单个芯片逐个键合到目标晶圆上的过程。模具尺寸越大，使用 D2W 堆叠越有利，成本效益越高。D2W 通常是混合键合的主要选择，因为它支持不同的芯片尺寸、不同的晶圆类型和已知的良好芯片，而 W2W 通常只支持相同节点的芯片。D2W 技术目前在 CIS 和存储中已经有所应用。

目前业界主要有 Co-D2W、DP-D2W 和 SA-D2W 三种键合方法，其中 Co-D2W 是开发时间最早、技术最成熟的方法，以及有经过多年验证的小批量生产经验。其次是 DP-D2W 方法，主要方法与倒装芯片键合类似，技术通用性较强，目前有数家设备厂在开发相关技术并进行量产的可行性验证。而 SA-D2W 的量产方法仍不明确。

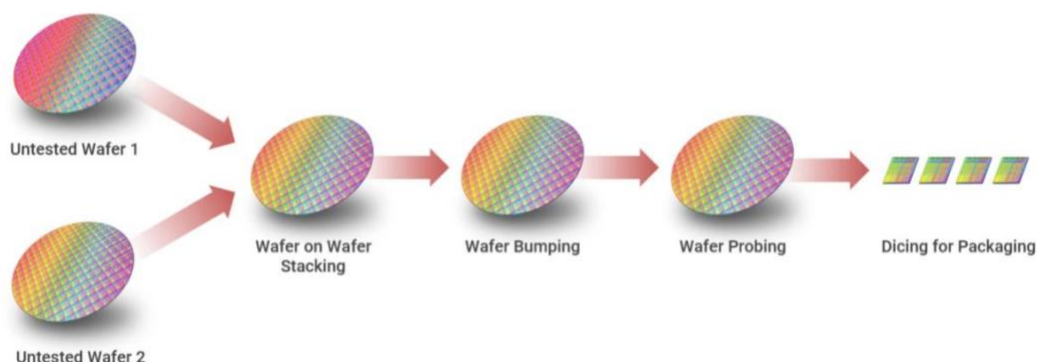
集体晶粒到晶圆键合（Co-D2W）：在 Co-D2W 中，多个裸片在一个工艺步骤中被转移到最终晶片上。Co-D2W 键合工艺的生产流程，包括四个主要部分：载体准备、载体群、晶片键合（临时和永久）和载体分离。过去几年中，Co-D2W 在硅光通信等应用领域中进行了小批量量产。

直接贴装晶粒到晶圆（DP-D2W）键合：是目前正在评估的另一种用于异质集成应用的混合晶粒到晶圆键合方法，使用拾取贴装倒装芯片键合机将晶粒单独转移到最终晶圆上。

晶圆到晶圆的混合键合

晶圆级键合是指将两片晶圆高精度对准、接合，实现两片晶圆之间功能模块集成的工艺。晶圆级键合设备可用于存储器堆叠、3D 片上系统(SoC)、背照式 CMOS 图像传感器堆叠以及芯片分区等多个领域，是目前混合键合中能够进行大量生产的技术。台积电 SoIC-WoW 技术通过晶圆堆叠工艺实现异质和同质 3D 硅集成。紧密的键合间距和薄的 TSV 可实现更好的性能、更低的功耗和延迟以及更小的外形尺寸。WoW 适用于高良率节点和相同芯片尺寸的应用或设计，它甚至支持与第三方晶圆集成。在 W2W 中，芯片在晶圆厂的两个晶圆上加工。然后，晶圆键合机取出两个晶圆并将它们键合在一起。最后，对晶圆上堆叠的芯片进行切割和测试。

图表22: 台积电 SoIC W2W 键合工艺流程



混合键合推动键合步骤和设备单价增加。以 AMD 的 EPYC 为例，从 2017 年的第一代霄龙处理器到 2023 年最新发布的第四代产品，生产过程中所需键合步骤从 4 次提升到了超 50 次。键合技术从倒装迭代至混合键合+倒装，对键合设备也提出了更高的要求，Besi 相应开发了 8800 Ultra 以提供混合键合的键合功能，相比原来的倒装键合机单价提升了 3-5 倍。

封装形式演变下，键合机需要更高的精度和更精细的能量控制。封装技术经历了从最初通过引线框架到倒装（FC）、热压粘合（TCP）、扇出封装（Fan-out）、混合封装（Hybrid Bonding）的演变，以集成更多的 I/O、更薄的厚度，以承载更多复杂的芯片功能和适应更轻薄的移动设备。在最新的混合键合技术下，键合的精度从 5-10/mm²提升到 10k+/mm²，精度从 20-10um 提升至 0.5-0.1um，与此同时，能量/Bit 则进一步缩小至 0.05pJ/Bit，因此，键合机的控制精度和工作效率都需达到新高度。

混合键合拉动键合设备需求，存储应用爆发值得期待。根据华卓精科招股书，1 万片晶圆/月的产能需要配置 4-5 台晶圆级键合设备。Besi 预计 2024 年混合键合系统累计需求达 100 套，预计 2025 年后随着混合键合技术在存储中的应用，2026 年累计需求将超 200 套（保守口径）。

相较于 D2W 设备，W2W 设备在产业中的应用更为广泛。根据 Yole 统计，2020 年全球 D2W 和 W2W 键合设备的市场规模约为 0.06 亿美元和 2.61 亿美元。2020-2026 年，全球 D2W 和 W2W 键合设备的市场规模 CAGR 分别为 69%和 16%。

2.2 RDL：晶圆级封装关键技术，拓展 I/O 范围

RDL 是晶圆级封装中最为关键的技术。其在晶圆表面利用金属层与介质层形成相应的金属布线图形，将原来设计的芯片线路焊盘重新布线到新的、间距更宽的位置，使芯片能适用于更有效的封装互连形式。RDL 通过改变线路 I/O 端口原有的设计，加大 I/O 端口间距，提供较大的凸块焊接面积，同时减小基板与元器件间的应力，提高元器件的可靠性。此外封装工艺 RDL 可取代部分芯片线路，从而缩短芯片开发时间。

2.5D/3D 封装中 RDL 不可或缺。在 2.5D IC 集成中，以台积电 CoWoS-S 为例，其在中间层上下都布有宽间距的 RDL 层，通过 TIV (Through interposer Via) 进行信号和电气传递，在高速传输中提供低损耗的高频信号。在 3D 封装中，如果上下是不同类型的芯片进行堆叠，则需要通过 RDL 重布线层将上下层芯片的 IO 进行对准，从而完成电气互联。随着工艺技术的发展，RDL 金属布线的线宽和线间距越来越小，从而提供更高的互联密度。封测厂主要用电镀法制作 RDL，大马士革法满足低 L/S 需求。RDL 的制作方式包括电镀法、大马士革、金属蒸镀+金属剥除等，由于电镀法成本低，被封测厂广泛应用，而利用前道晶圆制造中的大马士革原理的 RDL 工艺可以满足低线宽/间距 (Line/Space, L/S) 的需求。

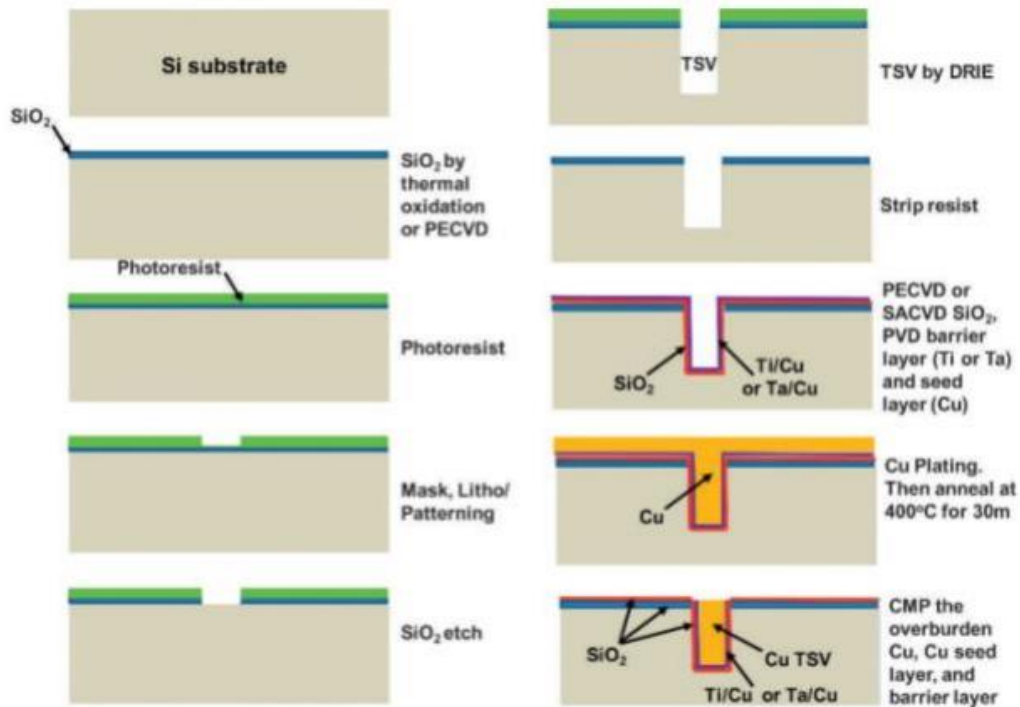
2.3 TSV : 在 3D 封装中实现垂直互联

TSV 技术是 2.5D/3D 封装的关键工艺之一。中介层是 2.5D 封装关键特点之一，其作用是连接多个芯片，目前主要采用硅基材料制造。通过在 DRAM、CPU、SoC 等芯片之间引入硅中介层，可以实现高速运算和数据交流，同时降低功耗，提高效率。在常见的 2.5D 封装技术中，硅中介层集成了 TSV，芯片通常通过 MicroBump (微凸块) 与中介层相连接。中介层通过 Bump 与基板连接。而 TSV 则是连接中介层上下表面电气信号的通道。TSV 在 3D 结构中同样必不可少。

依据 TSV 通孔生成的阶段 TSV 工艺可以分为：1) Via-First ; 2) Via-Middle ; 3) Via-Last。1) Via-First 指的是 TSVs 在 FEOL 工艺 (例如晶体管) 之前制造。Via-First 由于是在器件制造之前进行通孔工艺，因此可以使用高温工艺来制造绝缘层，其劣势在于填充通孔的材料受限，由于后续晶体管制造过程中会有高温的环节，此时如果填充材料为铜的时候，铜会很容易扩散到硅材料中。2) Via-Middle 指的是 TSVs 在 FEOL 之后，BEOL (例如金属层) 之前制备，这种工艺由于晶圆厂在设备能力方面具备优势，晶圆厂通常也会制造，但也有部分 OSAT 厂商可以完成这一工艺。Via-Middle 的优势在于可以实现较小的 TSV 结构间距，再布线层通道阻塞小以及 TSV 结构电阻也会较小，其劣势主要在于它必须适合产品器件性能要求这样才不会干扰器件，并且也不会干扰相邻的布线层。3) Via-Last 指的是 TSVs 在 FEOL, MOL 和 BEOL 工艺之后制造 TSV, Via-Last (从晶圆正面) 的方式由于在刻蚀的时候除了刻蚀硅之外，还需刻蚀整个电介质层，以及会阻塞布线通道，因此较少被使用。Backside Via-Last 从晶圆背面进行通孔，可以简化工艺流程，背面后通孔工艺被广泛用于图像传感器和 MEMS 器件。

TSV 工艺主要包括深硅刻蚀形成微孔，再进行绝缘层、阻挡层、种子层的沉积，深孔填充，退火，CMP 减薄，Pad 的制备叠加等工艺技术。

图表35: TSV 工艺流程



2.4 临时键合/解键合

晶圆减薄：在 TSV 的 via first 和 via middle 工艺中，晶圆表面平坦化后，还需要进行晶圆背面的减薄使 TSV 露出，via last 工艺中，晶圆在进行 Bosch 刻蚀工艺前就会进行减薄。晶圆减薄的目的是使 TSV 露出，在晶圆级多层堆叠技术中，需要将多片晶圆进行堆叠键合，同时总厚度还必须满足封装设备的要求。目前较为先进的多层堆叠使用的芯片厚度均低于 100 μ m。未来如果叠加层数增加，芯片的厚度需减薄至 25 μ m 甚至更薄。传统的晶圆减薄技术包括机械磨削、CMP 和湿法腐蚀等。由于晶圆经过减薄后容易产生变形或翘曲，目前业界主流的解决方案是采用一体机的思路，将晶圆的磨削、抛光、保护膜去除和划片膜粘贴等工序集合在一台设备内。晶圆从始至终都被吸在真空吸盘上，始终保持平整状态，从而防止了晶圆在工序间搬运时产生变形或翘曲。

临时键合工艺：由于超薄晶圆柔性较差且易碎，易产生翘曲，需要一套支撑系统来防止这些损伤。通常在封装前使用某种特定的中间层材料，将超薄晶圆临时键合到一个晶圆载板上，这种工艺称为临时键合工艺（Temporary Bonding）。键合工艺主要有热/机械滑移式临时键合与解键合、热/机械滑移式临时键合与解键合、激光式临时键合与解键合三种工艺。激光临时键合与解键合工艺最大工艺温度高，抗化学性好，是最新一代临时键合/解键合技术方案。临时键合/解键合常见工艺流程：在临时载板或功能晶圆上通过压合、粘贴或旋涂等方法制造一层键合黏接剂，然后翻转功能晶圆，使其正面与临时载板对准，将二者转移至键合腔进行键合，临时键合完成后，对功能晶圆进行一系列工艺形成 RDL 等结构。最后采用不同方式的解键合工艺将功能晶圆与临时载板分离，对二者分别进行清洗后，将功能晶圆转移到划片膜或其他支撑系

统中，进行下一步工艺。临时载板可以马上进行再次利用。在这一工艺流程中，仅增加临时键合机与解键合机两台设备，其他步骤均可采用与标准晶圆制造相同的设备与工艺完成。目前全球临时键合设备主要供应商有 EV Group、SUSS MicroTec 等公司。国内芯源微临时键合机、解键合机产品进展顺利，已陆续实现了多家下游客户的导入。

根据 Yole，2020 年“超越摩尔定律”相关的键合设备市场规模达到 17 亿美金，预计到 2027 年将达到 28 亿美金。其中 2020 年临时键合设备市场规模为 1.13 亿美金，预计 2027 年将增长至 1.76 亿美金，SUSS 在全球占据主导地位。

临时键合胶：是将功能晶圆和临时载板黏接在一起的中间层材料。热稳定性、化学稳定性、粘接强度、机械稳定性、均一性等是临时键合胶的关键选择因素。临时键合胶的材料性能主要是由基础黏料的性质决定的，因此基础黏料的选择至关重要。可用作基础黏料的高分子聚合物材料包括热塑性树脂、热固性树脂、光刻胶等。目前全球临时键合胶产品主要有海外供应商垄断，主要有 Brewer Sciences 的 WaferBond 和 ZoneBond 系列产品、3M 的 LTHC 系列产品、DuPont 的 HD-3000 系列产品、Thin Materials 的 T-MAT 系列产品、Dow Corning 的 WL 系列产品、东京应化工业株式会社（TOK）的 Zero Newton 系列产品和 Dow Chemical 的 Cyclotene 系列产品。

3 国内供应商梳理

3.1 封测厂：积极布局先进封装，产品+客户双线推进

3.1.1 长电科技：国产封测龙头，先进封装注入成长新动力

国内封装测试龙头厂商。为公司海内外客户提供涵盖封装设计、焊锡凸块、针探、组装、测试、配送等一整套半导体封装测试解决方案。目前公司在 5G 通信类、高性能计算、消费类、汽车和工业等重要领域拥有行业领先的半导体先进封装技术（如 SiP、WL-CSP、FC、eWLB、PiP、PoP 及 XDFOI™ 系列等）以及混合信号/射频集成电路测试和资源优势，并实现规模量产。2023H1 需求疲软，2023Q2 环比复苏。公司 2023 年上半年实现营收 121.7 亿元，yoy-21.9%，归母净利润 4.96 亿元，yoy-67.89%，扣非归母净利润 3.79 亿元，yoy-73.11%，全年综合毛利率 13.54%，同比-4.98pcts，净利率 4.07%，同比-5.83pcts。面对 2023 年地缘政治冲突及全球经济衰退的影响，半导体市场仍处于行业下行周期。

分下游应用领域：2023H1 营收中通讯电子占比 35.4%、消费电子占比 26.1%、运算电子占比 16.4%、工业及医疗电子占比 11.5%、汽车电子占比 10.5%。消费电子 yoy-5.2pcts，运算电子 yoy-2pcts，通讯电子 yoy-1.3 pcts，工业及医疗电子 yoy+1.4 pcts，汽车电子 yoy+6.9 pcts。汽车电子业务高速增长。公司子公司星科金朋韩国厂（长电韩国）在 2021 年便已获得了多款欧美韩车载大客户的汽车产品模组开发项目，主要应用为智能座舱和 ADAS。截至 2022 年年报，中国大陆的厂区已完成 IGBT 封装业务布局，同时具备碳化硅（SiC）和氮化镓（GaN）芯片封装和测试能力，已在车用充电桩出货第三代半导体封测产品。公司在 2023 年上半年的汽车电子业务营收金额为 12.78 亿元，2022 年同期为 5.61 亿元，同比增长 127.7%，是公司业绩增长中重要的增长点之一。XDFOI 系列工艺实现稳定量产。目前 TSV 硅中介层技术在各大前沿封装技术中仍占主导地位，包括 XDFOI 在内的 UHD FO 技术与硅桥技术正在不断发展。今年 1 月，XDFOI 已按计划进入稳定量产阶段，同步实现国际客户 4nm 节点多芯片系统集成封装产品出货，最大封装体面积约为 1500mm²的系统级封装。当前技术可将有机重布线堆叠中介层厚度控制在 50μm 以内，微凸点中心距为 40μm，并向 8 颗以上子芯片集成、70*70mm RDL 尺寸、50um 芯片间隙、混合键合凸点等技术发展。

3.1.2 通富微电：积极拥抱 AMD，产品结构持续优化

国内集成电路封测领军企业之一，涵盖先进封测技术。公司成立于 1997 年，公司主营业务为集成电路封装测试，封装方面目前已拥有 Bumping、WLCSP、FC、BGA、SiP 等先进封测技术，QFN、QFP、SO

等传统封测技术以及汽车电子产品、MEMS 等封测技术；测试方面目前已覆盖圆片测试、系统测试等测试技术。通富微电产品线更专注于 FC、Bumping 和存储方向，受益下游客户 AMD 和存储弹性大。2023H1 业绩短期承压，主要系汇率损失导致。公司 2023 年上半年实现营收 99.08 亿元，yoy+3.56%，公司 2023 年上半年归母净利润-1.88 亿元，扣非归母净利润-2.61 亿元，综合毛利率 10.42%，同比-5.56pcts，净利率-2.06%，同比 -5.91pcts。公司因汇兑损失减少归属于母公司股东的净利润 2.03 亿元左右，如剔除上述汇率波动影响，2023 年上半年公司归属于母公司股东的净利润为正。

先进封装技术领先，多样化布局。截至 2023 年 6 月 30 日，公司累计国内外专利申请达 1,463 件，其中发明专利占比约 70%；同时，公司先后从富士通、卡西欧、AMD 获得技术许可，使公司快速切入高端封测领域。公司面向未来高附加值产品以及市场热点方向，积极调整产品布局，在高性能计算、新能源、汽车电子、存储、显示驱动等领域，大力开发扇外型、圆片级、倒装焊等封装技术并扩充其产能，布局 Chiplet、2.5D/3D 等顶尖封装技术。绑定 AMD，深度受益高性能计算。通富微电在 AMD 处份额超过 80%，与 AMD 协同发展，深度受益 AI 浪潮。2022 年，通富超威苏州及通富超威槟城实现营收共计 143.85 亿元，yoy+74%，合计实现净利润 6.67 亿元。通富超威苏州及通富超威 槟城合计营收及合计净利润连续 6 年实现增长，贡献了公司的主要增长。

3.1.3 甬矽电子：封测界后起之秀，聚焦中高端业务

聚焦先进封装，产品结构完善优质。甬矽电子成立于 2017 年 11 月，主要聚焦 集成电路封测中的先进封装领域，主要终端包括消费类电子、汽车电子、工规产品等。公司销售收入主要来自于中高端封装产品，并在射频前端芯片封测、AP 类 SoC 芯片封测、触控 IC 芯片封测、WiFi 芯片封测、蓝牙芯片封测、MCU 等物联网（IoT）芯片封测等新兴应用领域具有良好的市场口碑和品牌知名度。坚持研发，技术独立自主。截至 2023 年 6 月 30 日，公司已经取得的专利共 281 项，其中发明专利 111 项、实用新型 162 项、外观专利 2 项、6 项软件著作权。2019 年-2023 年 9 月，公司研发投入金额分别为 0.28 亿元、0.49 亿元、0.97 亿元、1.22 亿元和 1.02 亿元，呈稳定上升趋势。未来公司将根据自身发展战略 和市场需求情况，继续加大研发投入力度，持续完善研发人员储备战略，提高 研发人员的专业能力。公司在高密度细间距凸点倒装产品（FC 类产品）、系统级 封装产品、4G/5G 射频功放封装技术、高密度大尺寸框架封装产品、MEMS 封装 产品、IC 测试等领域均具拥有核心技术，且稳定量产。

客户资源优秀。凭借稳定的封测良率、灵活的封装设计实现性、不断提升的量产能力和交付及时性，恒玄科技、晶晨股份、富瀚微、联发科、北京君正、鑫创科技、全志科技、汇顶科技、韦尔股份、唯捷创芯、深圳飞骧、翱捷科技、锐石创芯、昂瑞微与星辰科技等行业内知名芯片企业建立了合作关系，并多次 获得客户授予的最佳供应商等荣誉。行业复苏不及预期，静待下游需求回暖。公司 2023 年前三季度实现营收 16.31 亿元，同比降低 4.86%。实现归母净亏损 1.20 亿元。预计实现扣非归母净亏损 1.63 亿元。报告期内，受外部经济环境及行业周期波动影响，全球终端市场需求依旧较为疲软，下游需求复苏不及预期，公司所处的封测环节亦受到一定影响。根据世界半导体贸易统计组织（WSTS）发布的预测称，2023 年全球半导体市场规模将同比减少 10.3%，降至 5150 亿美元；预计 2024 年半导体市场 规模将比 2023 年增加 11.8%。攻克高密度 Bump+RDL 技术，发力晶圆级封装。公司在 2018 年后逐步实现多种 尖端产品和技术的量产，包括倒装芯片、QFN/DFN、焊线类 BGA、系统级封装（SiP）以及混合封装 BGA（Hybrid-BGA），先进封装产品占比领先。基于先进的 Bumping 微凸块和 RDL 重布线技术，积极开发 Fan-in/Fan-out、2.5D/3D 等 晶圆级封装技术。随着 Bumping 及 CP 产能通线，公司凸块加工自给率不断提升，一站式交付能力提升，亦将带动毛利率上行。

3.2 封装设备：国产替代走向深水区

3.2.1 拓荆科技：混合键合设备国产化中坚力量

大力投入混合键合设备开发，新品取得突破性进展。根据公司 2023 年半年度报告，公司累计已经投入金额 6.67 亿元用于研发混合键合系列设备产品的“应用于三维集成领域的系列产品研发与产业化”项目。预计

总投资规模 9.71 亿元， 本期已投入 571.6 万元， 技术水平达到国际同类设备水平。公司研制的晶圆对 晶圆键合产品 Dione 300 实现首台产业化应用， 并获得了重复订单， 后续也会开展芯片对晶圆键合设备的研发； 公司芯片对晶圆键合表面预处理产品 Pollux 已出货至客户端进行产业化验证， 验证进展顺利。

图表43: 拓荆科技混合键合解决方案

产品系列	主要产品型号	主要应用
晶圆对晶圆键合产品	Dione 300	晶圆对晶圆常温混合键合和熔融键合
芯片对晶圆键合表面预处理产品	Pollux	晶圆及切割后芯片的表面活化及清洗

3.2.2 芯源微：涂胶显影&湿法设备需求增加，产品矩阵全面推进

受益先进封装&Chiplet 产业趋势， 后道产品矩阵进一步拓宽。在 Chiplet 技术中， 为了缩小芯片体积、提高芯片散热性能和传导效率等， 晶圆减薄工艺会被大量应用， 为了不损伤减薄中以及减薄后晶圆， 需要将晶圆片与玻璃基板临时键合并在完成后续工艺后最终解键合。同时在 Chiplet 技术路线下， Fan-out、CoWoS 等封装工艺路线都要经过单次或多次的临时键合及解键合工艺来实现芯粒互联。针对以上半导体工艺应用场景， 公司已成功研发临时键合机、解键合机产品， 突破国外企业垄断， 目前临时键合机正在进行客户端验证。后道涂胶显影、湿法类工艺需求显著增加。公司后道先进封装领域用涂胶显影设备、单片式湿法设备实现批量销售超百台套， 近年来已作为主流机型批量应用于台积电、长电科技、华天科技、通富微电、晶方科技、中芯绍兴、中芯宁波等国内一线大厂， 已经成为客户端的主力量产设备。报告期内， 公司加深与盛合晶微、长电绍兴、上海易卜等国内新兴封装势力的合作关系， 成功批量导入各类设备。

后道先进封装领域中多项技术全面推进。在后道先进封装领域， 公司作为行业龙头持续提升机台各项技术指标， 全新的 BHP 盘体平衡压技术可应用于 chiplet 等新兴先进封装领域， 在更高工艺等级下实现了产品良率的提升； 化学药液管控技术实现了对强挥发性、强腐蚀性化学药液挥发物的精准管控， 达到了更高标准的机台耐腐蚀等级和产品工艺效果； 新开发的激光解键合去胶清洗技术， 实现了在同一机台内完成激光解键合-RL 层清洗-TB 胶层清洗等多种工艺， 可有效提升客户生产效率。报告期内， 公司在多项工艺能力上达到了更高水平， 力争为客户提供更具价值的产品解决方案， 同时积极定义下一代产品。

3.2.3 华海清科：混合键合对 CMP 要求提高

混合键合对 CMP 要求严格。混合键合前， 对晶圆的平坦度要求高， 根据 EVG 数据， 混合键合对表面的平坦度要求在 0.5nm 以内， 更理想的情况是控制在 0.3nm。因此 CMP 是混合键合的预处理中成本占比最高的加工过程。积极开拓先进封装市场。公司用于先进封装的 CMP 设备已批量交付客户大生产线。公司在先进封装领域还可提供减薄设备 Versatile-GP300， 集成超精密磨削、抛光及清洗单元， 配置先进的厚度偏差与表面缺陷控制技术， 提供多种系统功能扩展选项， 具有高精度、高刚性、工艺开发灵活等优点。

3.2.4 新益昌：固晶机老兵，MiniLED&半导体双轮驱动

深耕十七年， LED 固晶龙头。公司成立于 2006 年， 主要从事半导体、LED、电容器、锂电池等行业智能制造装备的研发、生产和销售， 为客户实现智能制造提供先进、稳定的装备及解决方案。经过 17 年的积累和沉淀， 公司已经成为国内 LED 固晶机、电容器老化测试智能制造装备领域的领先企业， 公司成立以来始终致力于推动固晶机的国产化进程， 目前产品已从传统 LED 领域拓展至 Mini-LED 和半导体封装领域。

营收短期承压，盈利能力保持增长趋势，固晶机为主要营收贡献。2019年至2022年，公司营收复合增速为15.95%，归母净利润增速为23.54%。公司2022年实现营收11.8亿元，yoy-1.1%，归母净利润2.0亿元，yoy-11.8%，主要系行业周期下行，需求不振。2023H1公司营收5.39亿元，其中固晶机收入为3.77亿元，占比最高，达69.94%。电容器老化测试设备营收为1.23亿元，占比为22.82%。营收增速方面，2023H1锂电池老化测试设备同比增速最快，为346.8%，电容器设备同比增速为20.59%，而固晶机有所下滑，同比-27.64%。2022年公司固晶机业务毛利率达45.05%，电容器老化测试设备为36.20%。随着行业复苏和产品结构更新，公司业绩在2023H2有望迎来反弹。

固晶机和焊线机是封装中占比较高的设备，公司产品成功切入。封装设备包括固晶机、焊线机、电镀设备、减薄机、划片机等，其中设备价值量占比最高的为固晶机和焊线机。封装技术经历了从最初通过引线框架到倒装、热压粘合、扇出封装、混合封装的演变，提出对固晶机控制精度和工作效率新要求，公司掌握高速精准运动控制技术、单邦双臂同步运行技术、Mini LED缺陷检测算法、智慧产线等固晶机核心技术，于2017年切入半导体固晶机领域。焊线机方面，收购开玖成功进军。焊线机占封装设备市场规模的32%，公司2021年收购深圳市开玖自动化设备有限公司75%的股权。开玖主要产品为全自动超声波引线键合设备，是国内TO56焊线机（可翻转焊线）行业的开拓者，其TO56激光管已占有80%以上市场份额。通过收购开玖自动化，积极研发半导体焊线设备，实现固晶与焊线设备的协同销售，有效扩展公司在封装流程中的产品应用和市场空间，助力公司未来多元化成长。

3.2.5 盛美上海：清洗设备龙头，平台化布局打造六大业务版图

实行差异化国际竞争，业务不断拓展延伸。盛美上海成立于2005年，公司自设立以来，致力于为全球集成电路行业提供先进的设备及工艺解决方案，坚持差异化国际竞争和原始创新的发展战略，通过自主研发，建立了较为完善的知识产权体系，凭借丰富的技术和工艺积累，形成了具有国际领先或先进水平的前道半导体工艺设备，包括清洗设备（包括单片、槽式、单片槽式组合、CO₂超临界清洗、边缘和背面刷洗）、电镀设备、立式炉管系列设备（包括氧化、扩散、真空回火、LPCVD、ALD）、前道涂胶显影Track设备、等离子体增强化学气相沉积PECVD设备、无应力抛光设备；后道先进封装工艺设备以及硅材料衬底制造工艺设备等，打造“清洗+电镀+先进封装湿法+立式炉管+涂胶显影+PECVD”六大类业务版图。业绩高速增长，盈利能力持续加强。公司自2018年以来，营收与归母净利润同比持续上涨，2022年营收28.73亿元，同比上涨77.25%，2023H1营收16.1亿元，同比上涨46.94%，2018-2022年CARG达51.18%。归母净利润方面，2022年归母净利润达6.68亿元，同比上涨151.08%，2023H1归母净利润达4.39亿元，同比上涨85.74%，2018-2022年CARG达63.71%。

新品、新技术频出，先进封装领域覆盖率持续上升。UltraCpr设备新添金属剥离工艺，以支持功率半导体制造和晶圆级封装（WLP）应用。该应用是一种形成晶圆表面图案化的方法，省去了蚀刻工艺步骤，可降低成本，缩短工艺流程，并减少高温化学品用量。全自动槽式清洗设备广泛应用于集成电路领域和先进封装领域的清洗、刻蚀、光刻胶去除等工艺，能够同时清洗50片晶圆，设备主要应用于40nm及以上技术节点的几乎所有清洗工艺步骤。三维电镀设备UltraECP3d，可为高深宽比（深宽比大于10:1）铜应用提供高性能、无孔洞的镀铜功能。为提高产能而做的堆叠式腔体设计，还能减少消耗品的使用，降低成本，节省设备使用面积。无应力抛光先进封装平坦化设备，公司拓展开发适用于先进封装3D硅通孔及2.5D转接板中金属铜层平坦化工艺应用，利用无应力抛光的电化学抛光原理，有效解决CMP工艺存在的技术和成本瓶颈。

前道铜互连电镀铜设备，公司开发了拥有自主知识产权的前道铜互连电镀设备Ultra ECP map及电镀工艺，针对28-14nm及以下技术节点，可在超薄籽晶层（5nm）上完成无空穴填充，同时通过对不同阳极的电流调整，在无空穴填充后实现更好的沉积铜膜厚的均匀性，可满足先进工艺的镀铜需求。目前整机设备已进入量产验证，并已部分实现产线量产，2022年获得大量重复批量订单，继续引领电镀设备国产化，确立了公司在本土12英寸铜互连电镀设备市场的龙头地位。该技术进一步延伸到先进封装湿法设备领域，成功开发了先进封装电镀设备、三维TSV电镀设备和高速电镀设备，填补国内空白并形成批量销售。更大

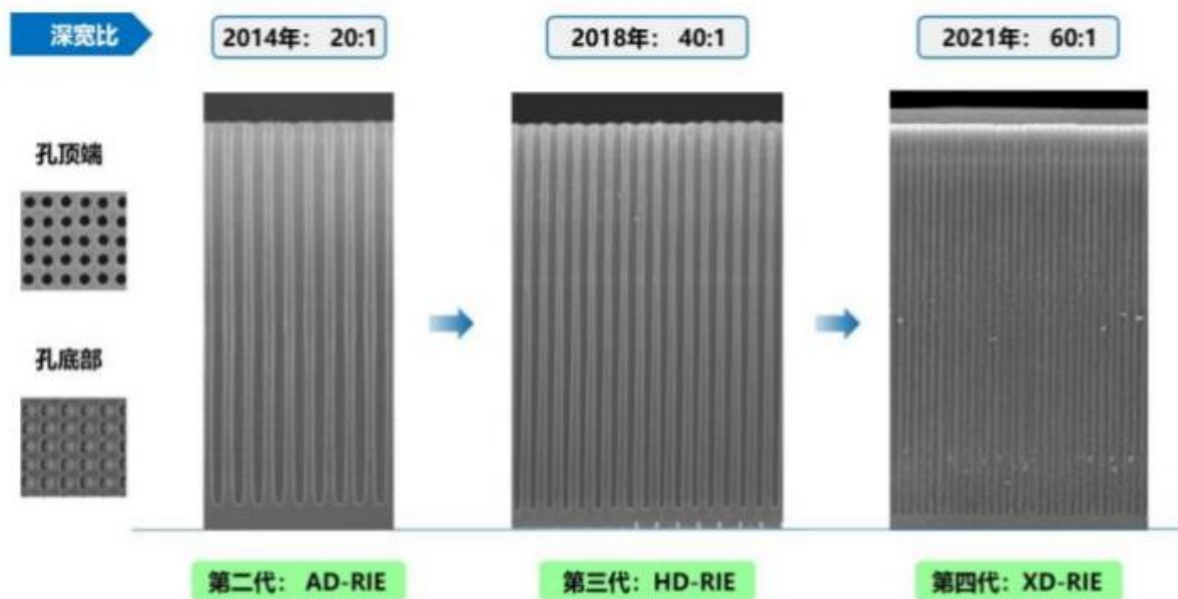
电镀液流量下实现平稳电镀技术方面，公司解决了在更大电镀液流量下实现平稳电镀的难题，2022年在高速电镀锡银方面也实现突破，在客户端成功量产。采用独创的第二阳极电场控制技术更好地控制晶圆平边或缺口区域的膜厚均匀性控制，实现高电流密度条件下的电镀，凸块产品的各项指标均满足客户要求。在针对高密度封装的电镀领域可以实现2 μ m超细RDL线的电镀以及包括铜、镍、锡、银和金在内的各种金属层电镀。自主开发的橡胶环密封专利技术可以实现更好的密封效果。2022年进一步扩大市场规模并取得高端客户的批量订单。

3.2.6 中微公司：刻蚀设备龙头，产品推进先进制程

纵向深耕刻蚀设备与MOCVD设备，横向开拓LPCVD、ALD设备领域。公司成立于2004年，主要从事高端半导体设备及泛半导体设备的研发、生产和销售，基于在半导体设备制造产业多年积累的专业技术，涉足半导体集成电路制造、先进封装、LED外延片生产、功率器件、MEMS制造以及其他微观工艺的高端设备领域，形成由刻蚀设备起步，逐渐拓展至MOCVD，VOC，LPCVD，进一步向ALD设备延伸局面，自成立以来，公司致力于开发和提供微观加工所需的高端关键设备，紧跟先进制程工艺最前沿的发展，和国际最强的半导体设备公司同步前行。营收与归母净利润高速增长，实现五年同比上升。公司2022年实现营收47.4亿元，同比上升52.51%，主要系等离子体刻蚀设备在国内外持续获得更多客户的认可，市场占有率不断提高，MOCVD设备新品开发进展顺利；2022年实现归母净利润11.7亿元，同比上升15.73%。公司2023年H1营收25.27亿元，同比上升28.13%，实现归母净利润10.03亿元，同比上升114.4%，2018-2022年营收与归母净利润CARG分别达30.41%、89.36%，实现营收与归母净利润双高速增长。其中刻蚀设备营收持续上升，由2018年5.66亿元增长至2022年31.47亿元，CARG达53.56%，2022年刻蚀设备营收占比达66.39%，贡献多数营收。

刻蚀产品不断推进，先进封装覆盖率上升。大马士革工艺上，公司开发可调节电极间距CCP刻蚀机Primo HD-RIE已进入客户验证阶段，设备具有实时可调电极间距功能，可以在同一刻蚀工艺的不同步骤使用不同的电极间距，灵活调节等离子体浓度分布和活性自由基浓度分布，有效的应对一体化大马士革刻蚀工艺中要求的在同一刻蚀工艺中达到最优的沟槽和通孔刻蚀均匀性的问题，极大拓宽一体化刻蚀工艺的工艺窗口，助力公司提升先进制程市场市占率。极高深宽比结构刻蚀方面，公司致力于提供超高深宽比掩膜（40:1）和超高深宽比介质刻蚀（60:1）的全套解决方案，相应的开发了配备超低频偏压射频的ICP刻蚀机用于超高深宽比掩膜的刻蚀，配备超低频高功率偏压射频的CCP刻蚀机用于超高深宽比介质刻蚀，这两种设备都已经开展现场验证，目前进展顺利，其中自主开发的超高深宽比刻蚀机采用大功率400KHz取代2MHz作为偏压射频源，通过低频射频有效提升离子入射能量和准直性，极大的提高深宽比刻蚀的能力。深硅刻蚀设备不断取得新成绩。公司ICP技术设备类中的8英寸和12英寸深硅刻蚀设备Primo TSV 200E、Primo TSV 300E在晶圆级先进封装、2.5D封装和微机电系统芯片生产线等成熟市场继续获得重复订单的同时，在12英寸的3D芯片的硅通孔刻蚀工艺上得到成功验证，并在欧洲客户新建的12英寸微机电系统芯片产线上获得认证的机会，新工艺的验证有助于公司Primo TSV 300E刻蚀设备拓展新市场提供新动力。

图表48: 中微 20:1 到 60:1 极高深宽比细孔的历史



3.3 封装材料：国产化空间巨大，技术壁垒高企

3.3.1 兴森科技：国产 IC 封装基板领军者

深耕 PCB 领域三十年，PCB、半导体两大业务并举。兴森科技前身广州快捷电路板有限公司成立于 1993 年，公司自成立以来深耕 PCB 样板、快件和小批量板，目前已成为行业领军企业。以传统 PCB 业务为基础，兴森科技通过外延内生的方式，进一步拓展半导体业务中的半导体测试板、IC 封装基板领域，为芯片的封装和测试环节关键材料提供国产化配套。当前公司聚焦 PCB 与半导体两大业务板块，产品广泛应用于通信设备、服务器、工控及仪器仪表等多个领域，不断提升服务客户的深度与广度，并通过强化管理提升效率增强核心竞争力。营收稳步向上，IC 封装基板投资扩产利润短期承压。公司营收从 2017 年的 32.8 亿增长至 2022 年的 53.5 亿，5 年复合增长率 10.3%，稳步向上，其中 IC 封装基板占比不断上升，2022 年占营收比重 75.3%。利润方面，2017 年至 2021 年亦持续增长，但 2022 年 PCB 行业面临需求不振和竞争加剧的双重压力，宜兴硅谷产能利用率不足，英国 Exception 产线升级更新叠加成本上升净利润下滑。公司 2023 年上半年实现营收 25.66 亿元，yoy-4.8%，归母净利润 0.18 亿元，yoy-95.0%。

2022 年 IC 封装基板业务由于行业需求大幅下滑导致新增产能利用率不足，叠加 FCBGA 封装基板项目仍处于建设阶段，未产生收入贡献，但整体人工成本、研发投入、试生产损耗等对公司利润形成较大拖累，FCBGA 封装基板项目 2022 年全年费用投入约 1.02 亿元，2023 年上半年人工、材料、能源、折旧等费用合计约 1.46 亿元，整体亏损约 1.09 亿元。对公司归母净利润产生不利影响。我们认为随着下游需求恢复，以及 FCBGA 封装基板在通过产品验证后获得客户订单营收逐步放量，公司利润水平有望修复。封装基板作为集成电路封装关键载体，兴森持续加码扩产。封装基板作为芯片封装核心材料，一方面保护、固定、支撑芯片，增强芯片导热散热性能，保证芯片不受物理损坏，另一方面封装基板的上层与芯片相连，下层与 PCB 相连，从而实现电气和物理连接、功率分配、信号分配，以及沟通芯片内部与外部电路等功能。

。

CSP 封装基板性能方面，兴森科技 CSP 封装基板工厂设备设计上具备最薄 0.035mm 芯板加工能力，对于无芯基板产品，制造过程中使用自动分离机，分离速度快、精度高，避免了手动分离后的基板翘曲、折痕和破损问题。细线路方面，公司有全套对应 Tenting (50/50-25/25 μ m)、MSAP (30/30-15/20 μ m)、ETS (13/13-10/10 μ m) 的设备，LDI 曝光机采用直接曝光进行图像转移，公司引进业内先进的高解析度全自动 LDI 曝光机，对准精度高，稳定性好，产速高。此外通过垂直非接触式显影线，提升细线路良率。多层板制作方面，公司有成熟的层间对位系统，采用高集成一体化全自动叠合。同时工厂通过高度自动化，提高效率保证一致性。CSP 产能方面：公司目前广州生产基地有 2 万平方米/月的产能，良率优秀，与大基金合作的 IC 封装基板项目（广州兴科，由全资子公司珠海兴科实施）分二期投资，第一期规划的产能为 4.5 万平方米/月，第一条产线（1.5 万平方米/月）产能已开出。未来随着客户需求及市场情况，公司将继续扩产以支撑长期增长。

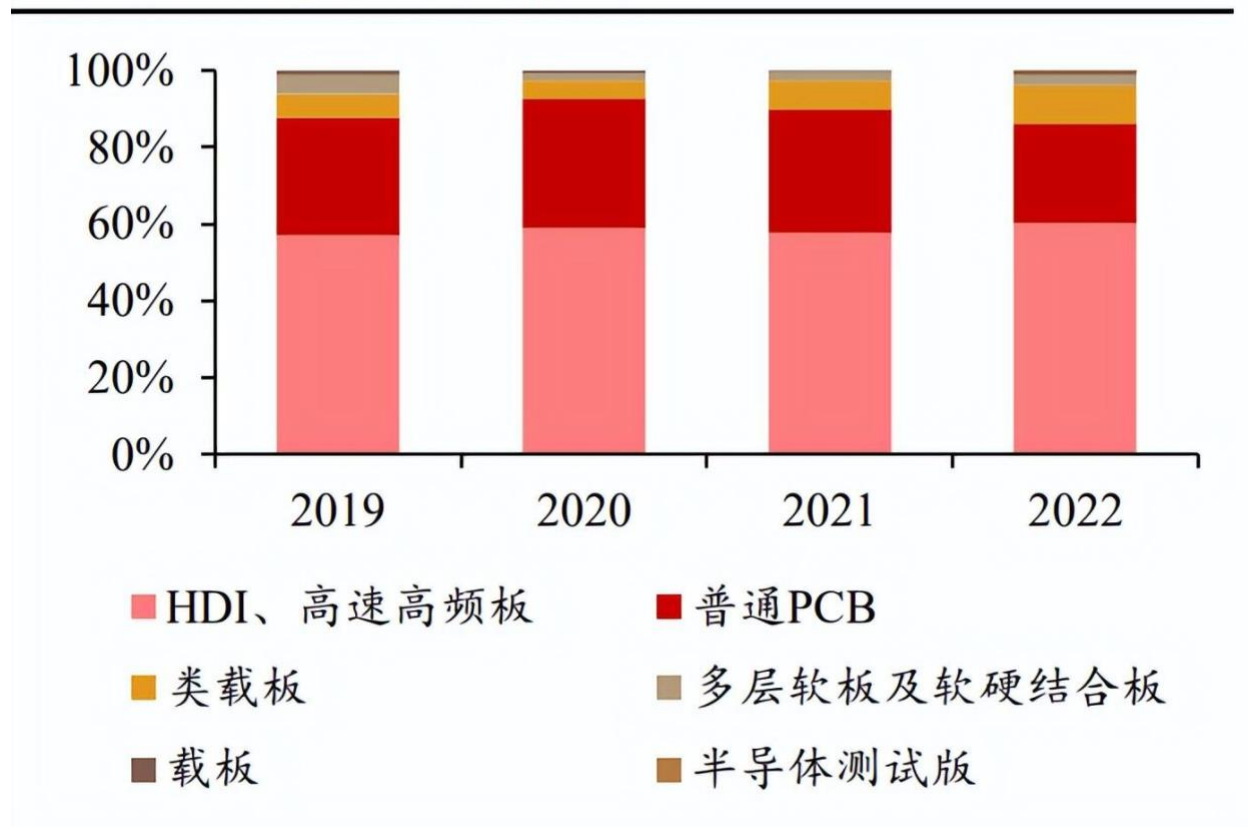
FCBGA 封装基板方面：兴森科技在 ABF 封装基板领域是仅有的几家在客户认证有突破的国产供应商之一，目前与国内外部分主流芯片设计公司、封装企业均已建立起联系。珠海产线目前处于客户认证阶段，部分大客户的技术评级、体系认证均已通过，等待产品认证结束之后进入小批量生产阶段。截至 2022 年底，公司 FCBGA 封装基板项目已累计投资 9.65 亿元，逆势扩张支撑公司长期成长。产能方面，公司珠海 FCBGA 封装基板项目拟建设产能 200 万颗/月（约 6,000 平方米/月）的产线，已于 2022 年 12 月底建成并成功试产。广州 FCBGA 封装基板项目拟分期建设 2000 万颗/月（2 万平方米/月）的产线，一期厂房已于 2022 年 9 月完成厂房封顶，目前处于设备安装阶段，预计 2023 年第四季度完成产线建设、开始试产，未来有望充分受益封装关键材料国产化浪潮。

3.3.2 天承科技：PCB 专用化学品龙头

公司主要产品为 PCB 专用电子化学品，高端产品市占率国内第二。天承科技成立于 2010 年，主要产品为应用于高端 PCB 生产中沉铜、电镀、铜面处理等环节的专用电子化学品。公司积累了大批优质的客户，包括深南电路、兴森科技、方正科技、崇达技术、景旺电子、广合科技、生益电子、博敏电子等国内知名企业，已实现高端电子电路用水平沉铜专用化学品和电镀专用化学品的部分国产替代，在中国大陆高端市场中份额位居第二，市占率约为 20% 水平沉铜市场贡献主要增长，电镀专用化学品壁垒高企。公司营收主要增长来自水平沉铜专用化学品和电镀专用化学品的销售收入增长。水平沉铜专用化学品产品销售额从 2020 年的 1.84 亿元上升到 2022 年的 2.82 亿元。毛利率稳定在 20-25%，主要原因是公司采用包线销售。电镀专用化学品销售额从 2020 年的 925 万元上升到 2022 年的 3458 万元，收入占比从 4% 上升到 9%。电镀化学品核心是配方，直接材料占比不高，公司 2020-2022 年毛利率从 73.28% 增长至 84.37%，主要系高毛利盲孔填孔产品销售额占比上升。

PCB 专用电子化学品市场稳健增长，高端产品国产化率仍待打开。预计 2021 年中国大陆产值 PCB 专用电子化学品约为 140 亿元人民币，预计未来三年将保持 4%-6% 的增长率。线路图形、铜面处理、孔金属化、电镀工艺、最终表面处理五大 PCB 制程所使用的专用电子化学品约占总产值的 10%、10%、40%、20%、20%。孔金属化中的水平沉铜和电镀环节的专用化学品壁垒较高，国产化率均在 20% 左右，外资如安美特等公司近乎垄断。定位高端产品，持续替代外资。高端 PCB 产品包括 HDI、高频高速板、类载板、多层软板及软硬结合板、半导体测试板、载板等。2020-2022 年，公司 PCB 专用电子化学品应用于高端 PCB 的收入占比平均为 69.27%。据 CPCA 统计，国内的 PCB 厂商在高端 PCB 生产投入的水平沉铜线约为 250 条，其中安美特为一半以上的水平沉铜线提供专用电子化学品，公司在国内市场的份额仅次于安美特，截至 2022 年底，共有 11 条高端 PCB 生产线供应商由安美特切换成天承科技。基于公司的本土化优势，有望持续替代外资的市场份额。

图表53:PCB 类型分类销售收入



公司有能力强提供 IC 载板解决方案，在研脉冲填充电镀铜添加剂，进一步打开高端市场。公司水平沉铜化学品 SkyCopp3652 于 2015 年开发出第一代产品，2022 年在兴森科技替换安美特的一条半导体测试板产线。垂直沉铜化学品 SkyCopp SAP3622 于 2018 年开发，2022 年优化后可应用于 ABF 高端材料。另外，公司正在开发 AR>0.8 的盲孔和直通孔填充，以开发出适用于 TSV 的电镀铜专用化学品，目前产品处于中试阶段。公司 2023 年上半年实现营收 1.60 亿元，同比下降 14.98%；归母净利润 2613.26 万元，同比下降 1.61%，主要是因为消费电子等终端市场需求下滑，行业整体景气度处于下行状态。公司研发费用率保持较高水平，公司在研的半导体封装用转接板孔金属化技术，适用于玻璃和聚合物基材的转接板制造，目前也已进入小试阶段，技术水平国际领先，未来公司将持续加大研发投入，扩充高端技术与产能以适应市场的需求和变化。

3.3.3 华海诚科：环氧塑封料稀缺标的

内资环氧塑封料代表厂商。华海诚科成立于 2010 年，主要产品为环氧塑封料和电子胶黏剂，是国内少数具备芯片级固体和液体封装材料研发量产经验的专业工厂。公司紧密跟进下游封装技术，近一年成功研发了 low CTE2 技术和对惰性绿油高粘接性技术，并积极开展无铁生产线技术和无硫环氧塑封料产品。立足传统封装领域，积极布局先进封装。传统封装领域，公司在长电科技、华天科技等部分主流厂商逐步实现了对外资厂商产品的替代，市场份额逐步提升。先进封装领域，应用于 QFN 的产品 700 系列已通过长电科技及通富微电等知名客户验证，实现小批量生产与销售，成为公司新的业绩增长点；应用于先进封装的颗粒状环氧塑封料（GMC）以及 FC 底填胶等已通过客户验证，液态塑封材料（LMC）正在客户验证过程中，有望逐步实现产业化并打破外资厂商的垄断地位。

公司 2023 年上半年实现营收 1.26 亿元，同比下降 15.29%；归母净利润 1209.24 万元，同比下降 26.92%，主要是由于消费电子等终端设备的需求不及预期，消费类芯片需求有所下滑，公司应用在消费电子类产品的订单有所下滑。公司持续加大研发投入，2023 年上半年研发投入 1090.86 万元，同比增长 25.87%。公司 IPO 募集资金主要用于高密度集成电路和系统级模块封装用环氧塑封料项目和研发中心提升项目。高密度集成电路和系统级模块封装用环氧塑封料项目可形成年产 11000 吨环氧塑封料的生产能力。

(本文仅供参考，不代表我们的任何投资建议。如需使用相关信息，请参阅报告原文。)

精选报告来源：【未来智库】。[「链接」](#)

<https://www.toutiao.com/article/7295543289023840787/?wid=1700218825039>