

The future of hybrid bonding is uncertain, but the battle for equipment has begun – November 4, 2023

混合键合前途未卜，但设备争夺战已打响

[Icbank半导体行业观察](#)

最新更新时间：2023-11-04

阅读数：1269

来源：内容 由半导体行业观察（ID：icbank）编译自bits-chips，谢谢。

芯片到晶圆混合键合（hybrid bonding）即将渗透到服务器、数据中心以及后来可能的手机的先进芯片系统中。后端设备制造商 Besi 和合作伙伴应用材料公司带着他们的机器站在前排。

人们对混合键合的期望很高，BE 半导体工业公司 (Besi) 的首席执行官理查德·布里克曼 (Richard Blickman) 喜欢激发这种热情。去年 6 月，他在 Besi 资本市场日欢迎投资者和分析师时说道：“混合键合，这就是你们来这里的目的。”新的互连技术应该会在未来几年为这家荷兰公司带来新的增长。

从技术角度来说，芯片到晶圆混合键合是一个令人着迷的过程。它将裸露、干净且非常平坦的芯片精确地分层到经过相同美容处理的晶圆上。表面必须达到几乎原子级别的清洁，然后是精确镜像和粘合绝缘氧化硅和铜触点的关键操作。在超洁净的环境中并通过正确的机械化学处理，这将创建一个三明治结构的集成电路，其热性能和机械性能与单片芯片非常相似。

类似的工艺，但采用的是两个晶圆粘合在一起的形式，已经在工业中使用了一段时间。几乎每部手机都包含采用晶圆对晶圆混合接合工艺制成的图像传感器。同样，在索尼高端相机中提供出色感光度的 CMOS 图像传感器是通过将非常干净的晶圆粘合在一起制成的。

用于芯片到晶圆混合键合的设备必须非常干净和精确。部分由于这些要求，它属于前端半导体设备的价格范围。一条用芯片填充 300 毫米晶圆的混合键合生产线首先使用一台用于清洁和应用等离子体激活的机器，为键合工艺准备芯片和晶圆。在第二步中，键合机将 IC 准确地放置在晶圆上。应用材料公司正在与供应键合机的 Besi 一起进军这个市场。ASM PT 和 EV Group 分别提供相同的放置和准备设备，但它们并非独家合作伙伴关系。

增长策略

这样一条清洁和粘合线的总成本达500到600万欧元。Applied 和 Besi 各占一半，具体取决于应用：内存或逻辑。

由于与英特尔和台积电的历史关系，这家荷兰后端专家目前在芯片到晶圆混合键合领域处于有利地位。据首席执行官 **Blickman** 介绍，这家台湾晶圆厂八年前要求他的公司开始为其技术开发键合机。“他们在整个学习过程中为我们提供了帮助，”他去年在接受新街研究公司的皮埃尔·费拉古 (**Pierre Ferragu**) 采访时说道。“我们处于独特的情况，拥有合适的客户。我们从一开始就一直在挑选获胜者。我们与应用材料公司的合作对于了解洁净室环境的要求非常有帮助。”

台积电今年向 **Applied** 和 **Besi** 订购了一大笔混合键合生产线订单。布利克曼预计，英特尔将在今年年底前收到类似的多台机器订单。

Besi 的混合键合设备是其当前增长战略的核心部分。它们是价格昂贵的先进机器，该公司准备在未来几年通过它们实现数亿欧元的销售额。2021年，在新冠危机期间的半导体炒作中，**Besi** 宣布英特尔和台积电均承诺采购50台混合键合机。今年订单才真正开始增加，因此这些计划似乎有点延迟，但 **Besi** 表示，它已经具备每年生产 180 台混合粘合机的能力。如果产能被填满，这将意味着 4 亿欧元的额外销售额——每台机器的价格标签为 200到250 万欧元。

看看 **Besi** 目前令投资者满意的生长目标，这就是大部分额外销售额将来自的地方。顺便说一下，之前的目标——每年8亿欧元——还没有实现。几年前，贝西向投资者提供了这一胡萝卜，但当前的经济衰退却阻碍了这一计划。2021年，**Besi** 销售额稳定在7.49亿欧元；今年，该公司预计将销售价值 6 亿欧元的机器。

热压技术

一段时间以来，混合键合的晶圆对晶圆变体已经在相机传感器和 **3D NAND** 存储器中证明了自己。现在最大的制造商正在为芯片到晶圆做准备。英特尔、三星和台积电预计将率先在异构制造工艺中大规模部署该技术，他们使用来自不同节点的数十个芯片组装复杂的芯片系统。

然而与此同时，先进的芯片系统（例如 **Nvidia** 的 **AI** 模块以及 **AMD** 和 **Intel** 的微处理器）多年来一直采用热压粘合 (**TCB** : thermo-compression bonding) 进行组装。这种互连技术已经很成熟，并且仍在发展中。问题是热压缩是否会以及在多大程度上会减慢混合粘合过程。

TCB 粘合机提供商 **Kulicke & Soffa (K&S)** 认为这是一个更现实的场景和有吸引力的机会。除此之外，它还为客户提供目前用于组装其最先进芯片系统的机器，例如将于明年 12 月推出的 **Meteor Lake**。如果 **K&S** 成功减少热压接触点（间距）之间的空间，它可能会提供比混合键合更便宜的芯片堆叠替代方案。

这家总部位于新加坡的公司是先进封装 **TCB** 市场的老牌企业。在讨论上一季度的业绩时，该公司首席执行官 **Fusen Chen** 表示，公司今年的 **TCB** 系统收入将达到 60-6800 万美元。他预计到 2025 年这一数字将增至 1 亿美元。

K&S 最近宣布与 UCLA CHIPS（洛杉矶大学异构集成和性能扩展中心）合作，以使 TCB 间距低于 5 微米。Yole Intelligence 封装和组装技术和市场分析师 Stefan Chitoraga 评论道：“我相信在未来十年内将其实现大批量生产将非常困难。”实际上，TCB 的间距大于 30 微米。混合键合在芯片到晶圆工艺中实现了 10 微米，在 3D NAND 的情况下，晶圆到晶圆工艺中实现了 1 微米以下。

此外，K&S正在研究一种无需焊接的工艺，使用甲酸使铜球变得非常干净，然后将它们直接连接在一起。EV Group 执行技术总监 Paul Lindner 承认，这是一个明智的策略，并且有成功的机会。他同意，更便宜、有效的解决方案通常会在后端获胜。“该行业将尽一切可能保持并扩展现有技术。”

Yole 的 Chitoraga 对于热压缩的缺点更加直言不讳。“确实，TCB 比混合键合便宜，但请记住，您谈论的是节距为 40 微米的热压机的当前状态。如果我们采用 10 微米（顺便说一句，该技术仍在开发中），那么与 40 微米相比，成本肯定会增加。”

Yole 分析师对小间距热压缩的可靠性表示怀疑。“如果你减小间距，那么你还必须减小微凸块的尺寸。那里存在相当多的挑战，因为如果这些微凸块更小，那么它们对热应力就会更加敏感。”

Foveros

Besi 首席执行官 Blickman 并不是唯一一个掀起混合键合热潮的人。去年七月，英特尔在 Semicon West 上明确表示支持该技术。它设想了一个未来，计算机系统由许多独立芯片组成的复杂封装组成——在异构集成的情况下也称为核心或小芯片。英特尔组装测试技术开发高级副总裁巴巴克·萨比 (Babak Sabi) 在 Semicon West 的混合键合论坛讨论中表示：“我们称之为核心之海。”

Sabi 认为，由多个小芯片或内核组成芯片系统是提高性能的一种方法。他认为这是英特尔减少互连信号延迟并实现最高带宽的途径。“在芯片封装中，一切都与互连有关。如果您正在谈论具有垂直互连的芯片堆叠，那么您需要使用混合键合。还可以大幅降低能源消耗。为了实现这一目标，我们需要超越现有的创新。”

Yole 的 Chitoraga 表示，英特尔甚至已经准备在其 Foveros 中介层的硅载体中使用混合键合。这将是一个艰巨的一步，因为它将极大地扩展混合键合应用。中介层就像由硅制成的昂贵印刷电路板，如有必要，可以将有源部件合并到其中。在后端工艺中，内插器芯片采用 TCB 等先进技术放置在顶部，但据 Yole 称，英特尔现在正在考虑混合粘合，尽管它不会完全取代热压缩的 Foveros。

例如，TCB 组装的 Meteor Lake 封装包括四个先进芯片：图形处理器、系统芯片和 I/O 芯片，全部由台积电制造，以及英特尔自家晶圆厂的通用处理器。将这四个芯片连接到 Foveros 内

插器的 TCB 连接间隔为 36 微米。与第一个 Foveros 应用 Lakefield 使用的 55 微米凸点间距相比，这已经是一个重大改进。

Foveros 在 Meteor Lake 中每平方毫米可实现 770 个连接。未来，间距将达到 25 微米和 18 微米。Yole 的 Chitoraga 表示，英特尔最早可能在明年转向逻辑芯片和中介层之间的混合接合。Foveros Direct 将使用芯片到晶圆混合键合，预计间距约为 9-10 微米。

竞争激烈的后端

去年的一个采访表明，即使是布利克曼也有能力正确看待事物。“直到现在，全世界都在犹豫这种混合键合是否真的是答案。当然，热压粘合也有其优点和缺点。”虽然 Besi 首席执行官也看到 ASM Pacific 提出了混合键合解决方案，但他巧妙地指出了公司的优势。“这最终取决于准确性和速度。这会提高效率并最终降低拥有成本。”

Besi 高管意识到，技术优势很快就会被浪费，尤其是在该死的后端设备领域。“Besi 面临的主要挑战无疑是在未来两年、三年、四年、五年内保持领先地位。”他告诉采访者。但是，他说，“这项技术的经济和金融方面使得后端行业的任何人都非常有兴趣朝这个方向发展。”

Blickman 目前确信英特尔和台积电的支持，但从技术角度来看，Besi 很脆弱。混合键合可能是一项知识密集型的先进技术，但与前端机器相比，竞争对手的进入门槛较低。ASM Pacific 和 EVG 等公司拥有强大的地位。

奥地利的 EVG 已经在混合晶圆对晶圆键合领域证明了自己，该公司在该市场上拥有数百台机器，处于领先地位。手机中几乎所有传感器都经过了晶圆对晶圆工艺中的 EVG 设备。在高端 CMOS 传感器市场，EVG 正在与日本 TEL 竞争。

中国存储制造商已经在使用奥地利设备来堆叠 3D NAND 存储器。这些是苹果公司希望在其 iPhone 中加入的记忆功能，但在地缘政治压力和美国政策制定者的批评越来越大后，它没有这样做。

成本问题

在讨论 Besi 的最新季度业绩时，Blickman 提到了 Semicon West 的论坛讨论。他声称，英特尔、AMD 和高通的高管在报告中公开表示支持混合键合。这是三分之二的事实。AMD 正在其高端处理器中使用该技术，而英特尔则准备大规模解决混合键合问题。然而，对于高通来说，从成本的角度来看，它目前还太遥远。不过，AMD 和英特尔愿意投资。话又说回来，两者都在计算机和数据中心行业领域进行竞争，客户为一个系统块花费数百至数千美元。

混合键合何时会渗透到高通等应用处理器中还有待观察。那种芯片系统只需要几十美元。至少在 Semicon West 论坛上，公司的公关“Chidi”Chidambaram 态度坚决：“我们的路线图上还没有产品，因为它不符合我们的成本要求。”

然而，EV Group 的 Lindner 坚信混合键合最终将用于手机。“我无法预测我们何时会在手机中看到混合键合应用处理器，但我非常确定它会出现，因为它实现了无法与焊接铜连接相比的互连密度。”

“晶圆级混合键合提供了经过验证的效率，”Lindner 说。“我们从客户那里得到的答复是，我们的机器可确保 100% 粘合。如果确实发生错误，在所有情况下，它们都可以追溯到其他因素，例如传入的污染或与晶圆制备有关的事情，例如表面粗糙度。如果不渲染，3D NAND 就不会通过混合键合生产。在那里，这只是一个成本问题。闪存并不是昂贵的产品。3D NAND 制造商正在使用混合键合，因为他们需要一微米的间距。”

EV集团技术总监认为，有了TCB，未来7微米的间距将成为可能，甚至可能达到5、3微米。但 Yole 的 Chitoraga 认为，“从技术角度来看，这是极其激进的”。他评估 TCB 没有潜力取代 3D NAND 和闪存应用中的混合键合。

但 Chitoraga 表示，即使采用热压湛河技术的 10 微米间距也尚未做好大规模商业化的准备。他引用格勒诺布尔 CEA-Leti 的研究来了解 TCB 的未来。在那里，他们通过芯片到晶圆混合键合实现了 3 微米以下的节距。“这还没有商业化，而且实践中的产量始终存在问题。我们坚信混合键合将得到越来越多的应用。但它不会取代热压缩。两者将继续共存。”

光学的

以英特尔和台积电为主要客户，Besi 在芯片到晶圆方面似乎比竞争对手 K&S 和 ASM PT 拥有巨大的领先优势。与三星一样，英特尔和台积电都是混合键合领域的先行者。Blickman 概述了半导体市场的“独特转变”，主要芯片制造商大力发展 5 纳米芯片和下一代混合键合。“在过去 12 个月里，我们已经清楚地看到，混合粘合是否会成为主流已不再是问题。这只是多久以及针对什么应用的问题。”

Nvidia 最新的 GH200 Grace Hopper 超级芯片基本上是图形处理器、微处理器以及围绕它的大量高带宽存储器的组合，但组装该tiles尚未涉及混合键合。

另一个问题是未来的封装是否需要每平方毫米数百万个连接。也许串行通信将是比并行信息交换更好、更便宜的解决方案。在计算机和 PC 行业中，SCSI 等并行通信技术已在 20 世纪 90 年代被 USB 等串行标准取代。

光通信可以使这成为可能。去年9月，台积电明确表示看到了这项技术的未来。这家台湾代工厂的系统集成寻路副总裁 Douglas Yu 表示，他希望在芯片之间的光通道上投入大量资金。他认

为这既是提高性能的机会，也是减少芯片封装中功耗和热量问题的机会。“这很可能是一个新时代的开始，”他在去年九月台湾半导体展的一次讨论会上说道。

在 Semicon West 论坛关于混合键合的讨论中，英特尔的 Babak Sabi 也明确谈到了光学互连的前景。“我知道我们都喜欢这里的铜，”他说。“但最终，即使是铜也不足以满足高通信速度，我们将不得不转向光纤。” Sabi 估计，到本十年末，我们将开始看到多种类型的光学互连。他的公司已经开发出一种用于 PCB 的光学连接器。“如果你把目光放得更长远一点，电力网络将被光网络取代。”

Sabi 表示，人工智能世界迫切需要更多带宽。“那么我们需要超越目前的晶圆组装，”他在 Semicon West 上表示。“然后我们讨论在晶圆级集成整个产品。”为了实现所需的系统复杂性，英特尔副总裁认为通过玻璃在系统晶圆上进行通信将变得非常重要。“这样一来，您几乎可以消除信号延迟。”

原文链接

<https://bits-chips.nl/artikel/besi-holds-the-best-cards-in-advanced-packaging-but-the-game-has-only-just-begun/>

*免责声明：本文由作者原创。文章内容系作者个人观点，半导体行业观察转载仅为了传达一种不同的观点，不代表半导体行业观察对该观点赞同或支持，如果有任何异议，欢迎联系半导体行业观察。

今天是《半导体行业观察》为您分享的第3574期内容，欢迎关注。

<http://news.eeworld.com.cn/mp/lcbank/a314144.jsp>