

The next-generation 3D packaging competition is officially launched! – February 6, 2023

下一代3D封装竞赛正式拉响！

2023-02-07 09:28

[Ai芯天下](#)

前言：

IC封装本身就是一个复杂的市场。据最新统计，[半导体](#)行业已经开发了大约一千种封装类型。

目前，第一波芯片正在使用一种称为混合键合的技术冲击市场，为基于3D的芯片产品和先进封装的新竞争时代奠定了基础。

作者 | 方文三

图片来源 | 网络

混合键合常出现在图像传感器设计中

铜混合键合最早出现在2016年，当时索尼将这项技术用于CMOS图像传感器，索尼从现在属于Xperi的Ziptronix获得了该技术的许可。

多年来，CMOS图像传感器供应商一直在使用它。为了制造图像传感器，供应商在工厂中处理两个不同的晶圆：第一个晶圆由许多芯片组成，每个芯片由一个像素阵列组成；第二个晶圆由信号[处理器](#)芯片组成。

然后，使用混合键合，将晶圆与 μm 级的铜对铜互连键合在一起。晶圆上的die随后被切割，形成图像传感器。

这个过程与封装几乎无异。但其实大多数芯片不需要混合键合，对于封装而言，混合键合主要用于高端设计，因为它是一项涉及多项制造挑战的昂贵技术。

在当今先进封装案例中，供应商可以在封装中集成多裸片的DRAM堆栈，并使用现有的互连方案连接裸片。

通过混合键合，DRAM裸片可以使用铜互连的方法提供更高的带宽，这种方法也可以用在内存堆栈和其他高级组合的逻辑中。

为芯片制造商提供了一些新的选择，为下一代3D设计、存储立方体或3D DRAM以及更先进的封装铺平了道路。

混合键合几乎消除了信号丢失

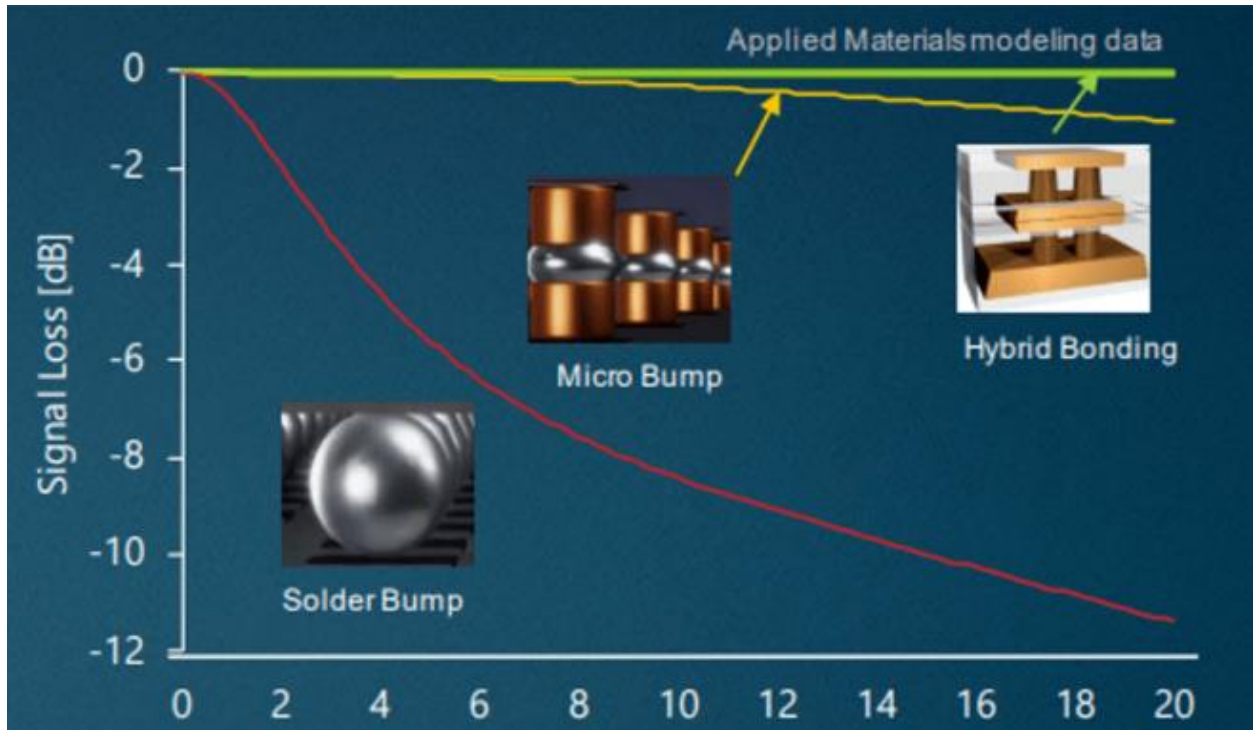
混合键合技术与传统的凸点焊接技术不同，混合键合技术没有突出的凸点，特别制造的电介质表面非常光滑，实际上还会有一个略微的凹陷。

在室温将两个芯片附着在一起，再升高温度并对它们进行退火，铜这时会膨胀，并牢固地键合在一起，从而形成电气连接。

混合键合技术可以将互联间距缩小到10微米以下，可获得更高的载流能力，更紧密的铜互联密度，并获得比底部填充胶更好的热性能。

混合键合技术铜焊点的连接方式，让这些铜焊点承载着功率、信号以及周围的电介质，提供比铜微凸点多1000倍的连接性能。

它可以将信号延迟降低到可忽略不计的水平，同时将凸点密度提高比2.5D积分方案还高三个数量级。



混合键合的关键工艺

在传统的先进封装中组装复杂的芯片可以扩展节点，使用混合键合的先进封装则是另一种选择。

工艺步骤包括电镀（电化学沉积、ECD）、CMP、等离子体活化、对准、键合、分离和退火。

虽然这些工具已经成熟，例如，用于制造双焊点铜互连和倒装芯片键合，但这些工艺需要进一步完善以满足混合键合的需求。

其中包括小于100nm对准精度，芯片到晶圆键合和分离工具的清洁度达到新水平，具有0.5nm RMS粗糙度的出色CMP平面度以及用于最佳键合的电镀。

GlobalFoundry、英特尔、三星、台积电和联电都在致力于铜混合键合封装技术，Imec和Leti也是如此。此外，Xperi正在开发一种混合键合技术，并将该技术许可给其他公司。

产业生态系统的重要性

许多合资企业正在通过签订许可协议、合作开发新工艺和新技术，来推进混合键合产业生态的构建：

Adeia与美光、全视、天行者、SK海力士、索尼、UMC、YMTC等公司签订了许可协议；

应用材料公司的介电层、蚀刻、CMP、等离子体活化与应用材料公司新加坡先进技术开发中心的

Besi 芯片键合机相结合；

EVG的融合和混合键合以及集体组装 / 计量与奥地利EVG异构能力中心的ASM Pacific的0.2 μ m芯片键合机相结合；

英特尔和Leti开发了一种自组装工艺，用于使用水蒸发进行芯片到晶圆的键合；

Suss Microtec将其表面处理覆盖层测量工具与SET的芯片到晶圆键合机相结合；

TEL与IBM共同开发了300mm模块，采用硅载体晶圆和激光释放薄型产品晶圆。

结尾：混合键合代表一个转折点

在最需要提高性能和功率的时候，混合键合为晶体管节点缩放提供了一种可行的替代方案。

在不同工艺间的竞争愈加激烈，混合键合很快将会应用到3D DRAM、RF调制解调器和microLED的GaN/Si键合等领域。

可以毫不夸张地说，混合键合代表了整个行业的一个转折点，因为它改变了芯片制造的方式。

部分内容来源于：雪球：混合键合工艺进入发展快车道；半导体行业观察：下一代3D芯片/封装竞赛开始；下一代3D封装竞赛开打；艾邦半导体网：先进封装之混合键合（Hybrid Bonding）的前世今生

原文标题：AI芯天下 | 趋势 | 下一代3D封装竞赛正式拉响！

扫一扫·掌握最新行业资讯



OFweek客户端



电子工程网

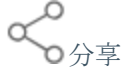


OFweek

相关阅读

混合键3D封装

- 902亿晶体管谁敢比！AMD Zen4 IO内核、3D缓存首次揭秘2023-03-07
- 复享光学首次提出薄膜神经网络 3D NAND多层薄膜量测获突破2022-12-06
- 华为、中芯国际赶紧来学，台积电的3D封装太牛，7nm比5nm还强2022-03-07
- 全球首款，阿里达摩院成功研发基于 DRAM 的 3D 键合堆叠存算一体芯片2021-12-03
- Intel、AMD、台积电都盯上了2.5D、3D封装2021-08-03



分享

本地收藏打印推荐给朋友

声明： 本文由入驻维科号的作者撰写，观点仅代表作者本人，不代表OFweek立场。如有侵权或其他问题，请联系举报。

发表评论

共0条评论，0人参与

<https://ee.ofweek.com/2023-02/ART-8440-2815-30586655.html>