



(China)

Study Notes | Hybrid Bonding Technology in Advanced Packaging – August 21, 2023

学习笔记 | 先进封装里的Hybrid Bonding技术

08/21 15:53作者：[半导体综研](#)

我觉得在目前半导体领域无论如何强调先进封装，尤其是最近大热的2.5D/3D封装的重要性都是不为过的。

前一阵子，我也整理了一个国内外主要厂商的自有先进封装技术的列表：

公司	类型	封装名称		Interconnect			
				RDL	Interposer	Stack	Bump
台积电/ TSMC	2D	InFO	InFO_B	RDL			
			InFO_PoP	RDL			
			InFO_SoIS	RDL			Cu/C4
			InFO_SoW	RDL			Cu/C4
			InFO-R/oS	RDL			Cu/C4
			InFO-L/LSI	LSI(TSV)+RDL			Cu/C4
	2.5D	CoWoS	CoWoS-S		Si		Cu/C4
			CoWoS-R		RDL		Cu/C4
			CoWoS-L		LSI(TSV)+RDL		Cu/C4
3D	SoIC	SoIC-CoW			CoW	DCB	
		SoIC-WoW			WoW	DCB	
三星/ Samsung	2.5D	I-Cube	I-Cube S		Si		DCB
			I-Cube E		Si Bridge+RDL		Bump
		H-Cube		Si+ABF		Bump	
	3D	X-Cube	X-Cube Bump			CoW	Bump
			X-Cube HCB			CoW	DCB
英特尔/ Intel	2.5D	EMIB			Si Bridge+RDL		Bump
	3D	Foveros	Foveros			CoC	Cu
			Foveros Omni			CoC	Cu
			Foveros Direct			CoC	DCB
	3D	Co-EMIB					
安靠/ Amkor	2D	SWIFT/HDFO		RDL			?
	3D	SLIM	W-SLIM		RDL+BEOL		Cu
			S-SLIM		RDL+BEOL		Cu
日月光/ ASE(SPIL)	2D	FOCoS	FOCoS-CF	RDL			C4
			FOCoS-CL	RDL			C4
			FOCoS-Bridge	Si Bridge+RDL			C4
	2.5D	FOEB			Si Bridge+RDL		C4?
长电科技/ JCET	2D	FOECP		RDL			
	2.5D	XDFOI			RDL (TSV-less)		
华天科技	2D	eSiFO	S-eSiFO		RDL		
			M-eSiFO		RDL		
			XL-eSiFO		RDL		
			UT-eSiFO		RDL		
	3D	eSinC	3D SiFO-oS		RDL+TSV		
eSinC-CoW					CoW		?
			eSinC-PoP				
通富微电	2.5D+	ViSions					

不过仅仅停留在封装工艺技术本身是远远不够的，尤其是对于行业研究和投资的人而言，我们需要了解更多的每个工艺环节的细节、以及其设备材料供应链的具体信息。在这些地方，存在着未来最大的投资机会

先进封装技术路线繁多，里面具体采用的各种工艺技术也是五花八门，比如：Interposer、TSV、RDL、Bumping...。而最近几天，最引起我特别关注的是立体封装里的键合（Bonding）技术

各种先进封装技术的采用目的除了能否缩小总体芯片面积、整合不同工艺的颗粒，另一个最大作用就是提升芯片间的互联性能、提升传输速度、降低不必要的功耗

如果高速CPU和GPU是通过PCB板和DRAM进行数据交换，不仅通信速度会大幅下降，而且很可能会有接近一半的功耗会浪费在通信本身而不是有效的计算。而采用先进的尤其是立体封装，单纯花费在通信上功耗占比就有可能降低到20%以下，这对于AI等领域的应用而言显然是具有莫大的裨益

而提升数据通信的效率，就必须缩小走线长度，增加单位面积的I/O信号端口，这就意味着需要不缩小键合凸块（Bump）的物理尺寸

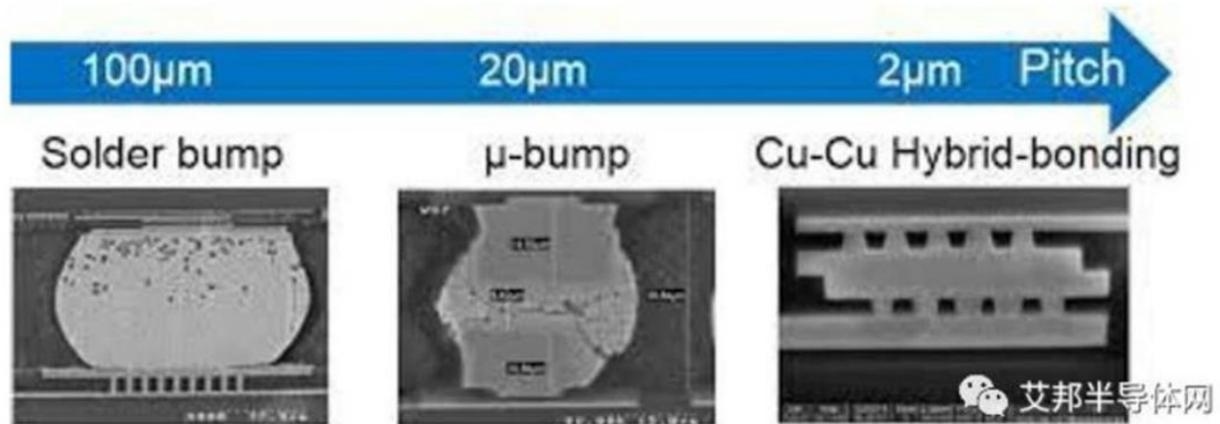
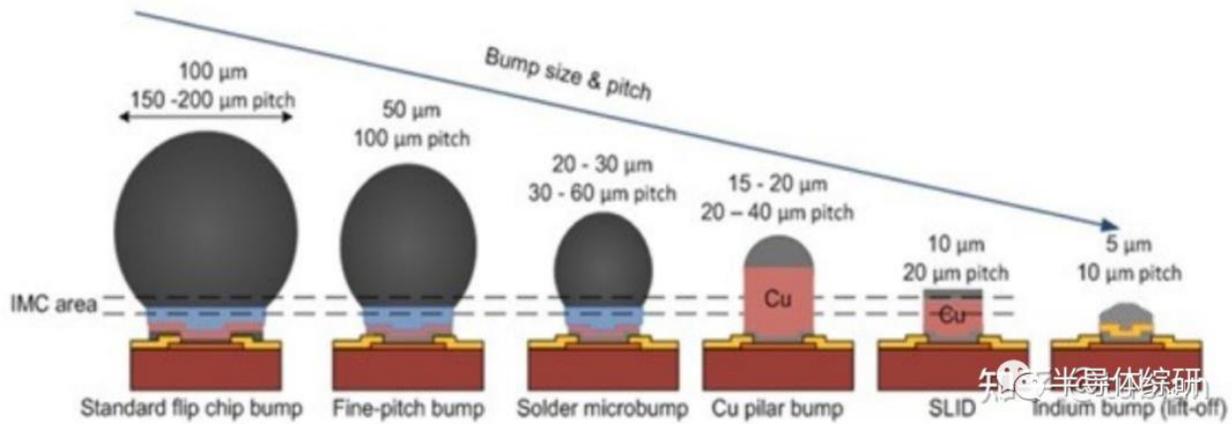


图2, 不同bump间距 (pitch) 所采用BUMP形式

上图是我在网上找到的一个说明图片。由图可以看到，传统Solder bump从FlipChip领域（Die 2 Substrate）的100微米数量级演进到了后来的Micro Bump的几十微米（Die 2 RDL/Interposer），目前已经发展到几微米程度的Hybrid Bump



上面这张同样是我网上找到的图片。它更加详细地展示了凸块尺寸不断微缩的技术发展路径。凸块从一开始的锡球，经过不断微缩后逐渐被铜柱工艺取代，然后是固液互扩散键合法（SLID，Solid-Liquid-Interdiffusion Bonding）等技术，最后发展为直接的铜Pad键合（第二张图里没有展示）

更小的凸块尺寸/间距就使得芯片能够通过Interposer等小连线间距的RDL载体直接键合，甚至可以实现芯片之间Face-2-Face的直接连接，从而大幅度提升互联效率

而凸块间距的不断变小的过程中，对于整个键合工艺的要求也是持续提升，甚至导致发生质的变化。不仅工艺流程本身有巨大改变，具体工艺环节对应的材料和设备技术指标的要求也是指数级增加

在本文中，我打算整理和展示一下最新收集的关于Hybrid Bonding的信息。因为我相信，这个领域中对于行业投资者而言一定存在着巨大的机会

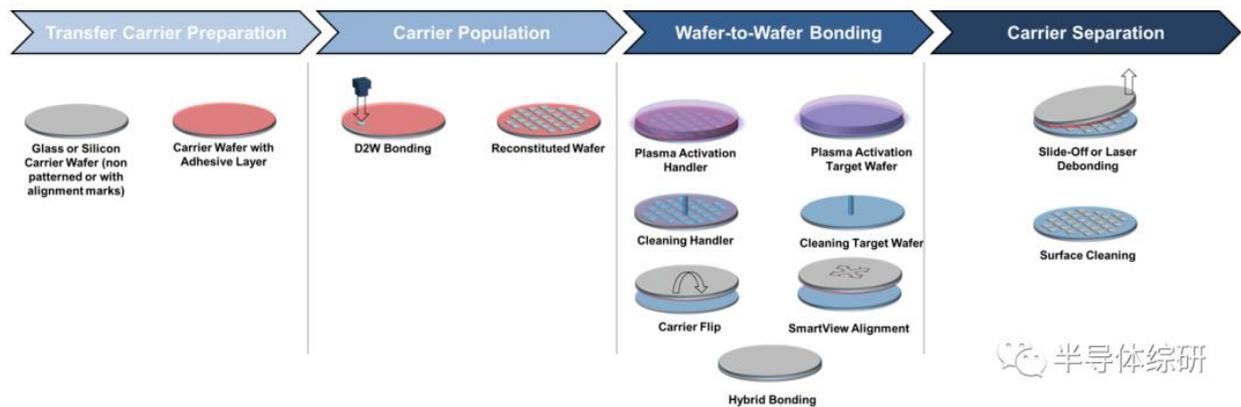
首先，我在SUSS公司的官网上找到了一个对于Hybrid Bonding技术的解释：“混合键合指的是两种金属层的热压键合与熔融键合混合进行的键合方法。该工艺过程中会同时产生一种电力（金属键合）和机械力熔融键合”。这总技术使得不同芯片间的铜Pad可以面对面地直接在室温条件下彼此键合在一起，实现互联

Hybrid Bonding技术最早的实际应用是SONY公司的高端CMOS Image Sensor产品。通过把图像传感器晶圆和数据存储、处理芯片的晶圆直接键合，实现大规模图像数据的高效并行传输

后来这个技术被广泛采用到了逻辑芯片和存储芯的3D互连里。而且由于需要解决不同尺寸 (Die Size) 芯片之间的直接键合。Hybrid Bonding的应用又从原本Wafer to Wafer (W2W) 的基础上又发展出了 Die to Wafer (D2W)，就是将切割好的Die一个个地贴到另一个完整晶圆上，和晶圆上的Die实现键合

对于D2W，EVG的官网上就介绍了两种技术路径：

### 1) Collective Die-to-Wafer Bonding



这种方法是将切割好的Die用临时键合的方式粘到Carrier晶圆上，然后整片地和另一片产品晶圆整片键合再解键。这个技术非常类似传统W2W，相对成熟，但是一次D2W加一次W2W的方式容易累计误差，Carrier晶圆处理成本高，且对Die的厚度变化范围有较高要求

### 2) Collective Die-to-Wafer Bonding



这种方法是将切好的Die一颗一颗地放置到另一片产品晶圆的对应位置上。这样一来，位置精度会提高且对Die的厚度变化容忍度高，但也有颗粒控制等问题

以上是Hybrid Bonding技术的不同技术路径。不过不管是采用W2W也好，D2W也罢，几者的核心工艺环节大体类同。我根据《混合键合工艺进入发展快车道》一文整理了Hybrid Bonding的主要工艺环节：

电化学沉积/ECD

刻蚀/Etch

抛光/CMP

等离子体活化/Plasma Activation

对准/Bond Alignment

混合键合/Hybrid Bond

临时键合解键 Temporary Bond/Debond

退火 Anneal

量测 Inspection&Metrology

这个流程里大多数环节其实和传统前道工艺是基本重合的，只有键合 和 临时键合两项是比较特殊的。所以我也特别关注和学习这两个技术

毫无例外，Hybrid Bonding的设备目前也是主要掌握在海外企业手里。我收集到的供应商名单主要有：

BESI 荷兰 D2WEVG 奥地利 D2WASMpt 新加坡 D2WSET 法国 D2WSUSS 德国 D2WShibaura 日本 D2WTEL 日本 W2W而中国大陆目前也有不少设备公司开始研发这个产品了。

今年的Semicon CHINA上高调公布的就有华卓精科（W2W）和拓荆科技（W2W）其它还有好几家，W2W和D2W的都有，但我目前还没有收集完全，容我卖个关子，以后慢慢分享总体而言，Hybrid Bonding的设备被欧日供应商垄断，反而美国的资源不多（只有BESI据说是和AMAT战略合作）。无论是W2W路线还是D2W路线，其底层的技术都是精密运动控制，而欧日企业在这块积累较多，所以能够垄断市场；而华卓精科有工件台的技术底子，所以也有研发产品的先决条件和优势

另外，从我对几家D2W设备供应商的研究来看，他们的技术几乎都是从原有的高端FlipChip演变发展而来的。事实上，两者在技术方向上是几乎完全一致的，只是Hybrid Bonding要求的精度更高而已。所以从这一点来看，国内拥有FlipChip Bonding设备产品和技术的公司理论上都有研发Hybrid Bonder的可能性事实上，和海外企业主要集中在D2W领域相反，国内做W2W的似乎多一些，目前做D2W的只有两三家而已。这块应该是未来国产设备突破的好方向，有兴趣的投资人可以看下

除了Die Bonder，另一个临时键合和解键Temporary Bond/Debond领域应该也是一个不错的方向。而且这块的设备和胶水都有巨大市场机会目前我了解到的海外公司主要有EVG、TOK等，国内我统计到的还不完善，也就先不在这里说了

针对先进封装的详细资料，我计划在九月底的闭门讲座上和学员分享，届时会整理多一些的供应商信息，还有一些其它相关技术领域的讲解。有兴趣了解课程计划的朋友，请联系我们的微信服务号，二维码见下方：



芯智造小婷



半导体综研

<https://www.eefocus.com/article/1593480.html>